

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2005 年 11 月 24 日 (24.11.2005)

PCT

(10) 国際公開番号
WO 2005/111979 A1

(51) 国際特許分類: G09G 3/36, G02F 1/133, G09G 3/20

(21) 国際出願番号: PCT/JP2005/008432

(22) 国際出願日: 2005 年 5 月 9 日 (09.05.2005)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
 特願2004-143006 2004 年 5 月 13 日 (13.05.2004) JP
 特願2004-172049 2004 年 6 月 10 日 (10.06.2004) JP
 特願2005-132118 2005 年 4 月 28 日 (28.04.2005) JP

(71) 出願人 (米国を除く全ての指定国について): シャープ株式会社 (SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 Osaka (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 上野 雅史 (UENO, Masafumi) [JP/JP]; 〒2850811 千葉県佐倉市表町 2-3-18-D202 Chiba (JP). 近藤 尚子 (KONDO, Naoko) [JP/JP]; 〒6320004 奈良県天理市櫛本町 2613-1-215 Nara (JP). 古川 浩之 (FURUKAWA, Hiroyuki) [JP/JP]; 〒2850811 千葉県佐倉市表町 2-3-18-A201 Chiba (JP). 吉田 育弘 (YOSHIDA, Yasuhiro) [JP/JP]; 〒2610012 千葉県千葉市美浜区磯辺 2-17-4 Chiba (JP).

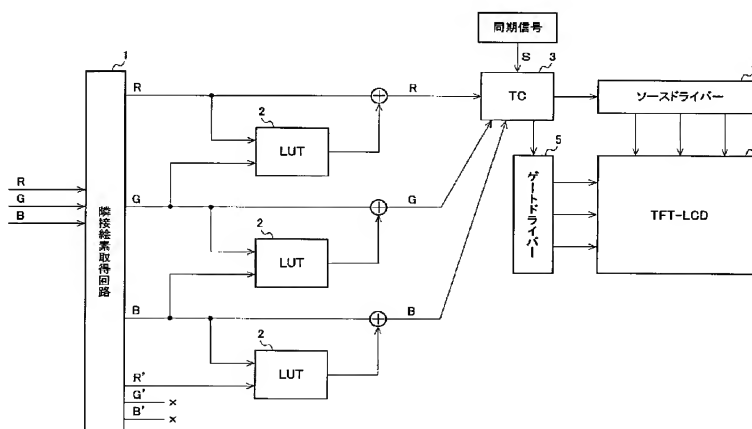
(74) 代理人: 高野 明近 (TAKANO, Akichika); 〒2310041 神奈川県横浜市中区吉田町 7 2 番地サリュートビル 9 F なぎさ特許事務所 Kanagawa (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM,

[続葉有]

(54) Title: CROSSTALK ELIMINATING CIRCUIT, LIQUID CRYSTAL DISPLAY APPARATUS, AND DISPLAY CONTROL METHOD

(54) 発明の名称: クロストーク解消回路、液晶表示装置、及び表示制御方法



1... ADJACENT PIXEL ACQUIRING CIRCUIT
 S... SYNC SIGNAL
 4... SOURCE DRIVER
 5... GATE DRIVER

(57) Abstract: The crosstalk of a display apparatus can be efficiently eliminated to realize a precise, high-quality display. A liquid crystal display apparatus includes, as a crosstalk eliminating circuit, an adjacent pixel acquiring circuit (1) that acquires display signals of pixels adjacent to a local pixel, and two-dimensional LUTs (2) that use the display signals of the adjacent pixels, acquired by the adjacent pixel acquiring circuit (1), to correct display signals of the local pixel so as to correct RGB display signals. The pixel display signals as corrected by the correction values outputted from the LUTs (2) are outputted to a source driver (4) via a timing control part (TC) (3). In the crosstalk eliminating circuit, the display signals of a local pixel to be corrected and those of pixels adjacent to the local pixel that influence the local pixel are used to acquire a correction value, thereby correcting the display signals of the local pixel.

[続葉有]



WO 2005/111979 A1



DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE,

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約: 表示装置のクロストークを効果的に除去することができ、正確で高品質の表示を可能とする。液晶表示装置には、クロストーク解消回路として、RGBの表示信号を補正するために、自絵素に隣接する絵素の表示信号を取得する隣接絵素取得回路1と、隣接絵素取得回路1にて取得した隣接する絵素の表示信号を用いて、自絵素の表示信号を補正する2次元のLUT2とが設けられる。LUT2から出力された補正值によって補正された各絵素の表示信号は、タイミング制御部(TC)3を介してソースドライバー4に出力される。クロストーク解消回路においては、補正対象の絵素の表示信号と、その補正対象の絵素に影響を与える隣接絵素への表示信号とを用いて補正值を取得し、補正対象の絵素の表示信号を補正する。

明 細 書

クロストーク解消回路、液晶表示装置、及び表示制御方法

技術分野

- [0001] 本発明は、クロストーク解消回路、液晶表示装置、及び表示制御方法に関し、より詳細には、液晶表示装置のクロストークを解消して高品質の画像表示を行うためのクロストーク解消回路と、そのクロストーク解消回路を具備する液晶表示装置と、クロストークを解消して高品質の画像表示を行う表示制御方法とに関する。

背景技術

- [0002] コンピュータやテレビジョン受像機のディスプレイとして、液晶ディスプレイが普及している、液晶ディスプレイには、アドレス素子として薄膜トランジスタ(TFT(Thin Film Transistor))を備えたアクティブマトリックス型の液晶パネルが多く用いられている。

このようなTFTによるアクティブマトリックス型の液晶パネルにおいて、近年、高輝度・高コントラスト・低消費電力を実現する超高開口率化技術であるSHA(Super High Aperture Ratio)技術を使用したパネルが実現されている。

図12は、SHA技術を利用したTFT液晶パネルにおける絵素電極の構成例を説明するための図で、図12(A)は絵素電極部の平面概略図で、図12(B)は絵素電極部の側断面の概略構成図である。図12において、11は絵素電極、12はTFT、13はソースライン、14はゲートライン、15は寄生容量、16は特殊樹脂である。

- [0003] アクティブマトリックス基板上には、複数の絵素電極11がマトリックス状に形成されている。そして絵素電極11ごとにスイッチング素子であるTFT12が設けられ、各絵素電極11に接続されている。TFT12のゲート電極には、走査信号を供給するためのゲートライン14が接続され、ゲート電極に入力されるゲート信号によってTFTが駆動制御される。各絵素電極11に対応するそれぞれの絵素は、サブピクセルと言われ、通常RGBの各色のいずれかを表示するために用いられる。そしてRGBの3つの絵素のまとまりを画素という。

- [0004] 上記のTFT12のソース電極には、表示信号(データ信号)を供給するためのソース

ライン13が接続され、TFT12を駆動させるときに、表示信号がTFT12を介して絵素電極11に入力する。これらのゲートライン14とソースライン13とは、マトリクス状に配列された絵素電極11の周囲で互いに直交するように配設される。

- [0005] SHA構造の液晶パネルでは、特殊樹脂16を層間絶縁膜として用いて超高開口率を得るようにしている。図12(B)に示すように、ここでは、絵素電極11は、特殊樹脂16を介してソースライン13の上方に配置された立体構造を有する。これにより、絵素電極11とソースライン13との間に寄生容量15が不可避免的に発生する。
- [0006] この寄生容量15は、それぞれ当該絵素電極に表示信号を供給するソースライン13と、その絵素電極に隣接する他の絵素電極へ表示信号を供給するためのソースライン13との間に形成されることから、一つの絵素電極に対して二つの容量結合が形成されることになる。
- [0007] 上述のアクティブマトリクス型の表示装置において、例えば、上記のような立体構造のない平面構造(Non-SHA)で、寄生容量15が存在しないようなものの場合、ゲートライン14がON時にのみソースライン13の電圧が絵素電極11に印加され、ゲートライン14がOFF時には1フレーム期間この電荷が保持される。しかし、寄生容量15による容量結合が生じる場合、絵素電極11に保持された電荷が寄生容量15を通して漏れたり、印加されたりして不安定になる。この要因がクロストークとなり、画質低下の問題となる。
- [0008] また、図13には一般的なカラーフィルタの分光特性を例示しているが、同図に示すように、カラーフィルタの透過率は各原色が重なり合っており表示色の色純度に影響を及ぼす。このような表示色への影響は、光透過率の波長依存性などの他に偏光板からの漏れ光等の光学的要因によっても誘発されるもので、云わば光学的クロストークである。
- [0009] このような問題に対し、例えば、特許文献1には、信号線に交差する補助容量線から信号線に沿ってシールド電極を延在させ、シールド電極の一方の縁辺を当該絵素電極に重畳させるとともに、他方の縁辺を隣接絵素電極に重畳させ、その重畳長さ L_1 、 L_2 を異ならせることによって、ひとつの絵素電極とその両側の信号線間の容量のバランスをとり、クロストークなどの表示不良を防止できるようにしたアクティブマトリクス

ス型液晶表示装置が開示されている。

- [0010] また、特許文献2には、ドライブ電圧（液晶に加わる電圧）の絶縁層での拡散を補償するプラズマアドレス型表示装置のクロストーク補正装置に関し、絵素G[n]について、出力信号 $DG[n] = \text{入力信号} SG[n] + \text{補正信号} H \cdot ((SG[n] - SR[n]) + (SG[n] - SB[n]))$ を生成して出力するものが開示されている。

特許文献1:特開2000-206560号公報

特許文献2:特開2000-321559号公報

発明の開示

発明が解決しようとする課題

- [0011] 上述したように、アクティブマトリックス型の液晶パネルの各絵素電極11には、自絵素のソースライン13と、隣接絵素のソースライン13との間に寄生容量15による容量結合が存在する。クロストークは、この容量結合の存在により、TFT12のオフ時に絵素電極11に保持される実効電圧が変化させられることが原因となって発生する。

- [0012] また、特許文献1の発明は、光漏れによる表示不良を解消する目的で、クロストークが生じないように、液晶の配向不良が発生する領域だけ遮光体と画素電極との重なり幅を大きくするもので、上記のような特定の隣接絵素によるクロストークの影響を補正するものではない。

さらに、特許文献1の発明は、液晶パネルの構成が複雑化することで、製造工程が煩雑化しコストの増加が見込まれる。また、遮光体と画素電極との重なり幅を大きくすることで、液晶パネルの透過率が減少するという問題を招来する。

- [0013] そしてまた、特許文献2の発明は、注目画素G[n]の両隣に位置する画素R[n]、B[n]への入力信号SR[n]、SB[n]を用いて、該注目画素G[n]の出力信号DG[n]を得るものであり、クロストーク補正係数Hを用いるものであるが、特許文献2には、このクロストーク補正係数H（及びクロストーク係数K）の根拠について全く記載されていない。

- [0014] また、特許文献2の発明は、着目絵素電極に対してソースラインと垂直な方向に隣接する2つの隣接電極へ入力される表示信号による電氣的クロストークを防止するものであるが、ソースラインと垂直な方向以外の方向に生じるクロストークを解消するこ

とができないという問題がある。

- [0015] 例えば、特許文献2の発明の場合、着目絵素電極に表示信号が入力されてから、次回再び入力されるまでの未来の1フレーム期間中に、他の絵素電極に入力される表示信号によって生じる時間軸上のクロストークの影響を補正することができないという問題がある。
- [0016] また、特許文献2の発明の場合、着目絵素電極に対してソースラインと水平な方向に連なる他の絵素電極に入力される表示信号によって生じる電氣的クロストークの影響を補正することができないという問題がある。
- [0017] さらに、特許文献2の発明は、光学的クロストークの影響を補正することができないという問題もある。
- [0018] そしてまた、特許文献2の発明においては、クロストーク補正係数 H とクロストーク係数 K との関係が $H=K/(1-3K)$ を満たし、且つ、隣接画素の同色の絵素信号レベルが同一である($SR[n]=SR[n+1]$, $SB[n]=SB[n-1]$)場合にのみ、クロストークの補正が可能となっており、着目絵素が属する画素とその隣接画素との差が大きい場合、すなわち着目絵素と隣接画素中の同色の絵素との信号の差が大きい場合には、補正に誤差(その大きさに従った誤差)が生じるという問題を有している。
- [0019] 本発明は、上述のごとき実情に鑑みてなされたもので、表示装置のソースラインと垂直な方向のみならず、水平及び斜め方向に連なる絵素電極間で生じるクロストークや、当該絵素に表示信号が入力されてから未来の1フレームの期間中に生じるクロストークなどを効果的に除去することができ、正確で高品質の画像表示を可能とするクロストーク解消回路、液晶表示装置、及び表示制御方法を提供することを目的とするものである。
- [0020] また、表示装置には、カラーフィルタの光透過率の波長依存性や、偏光板からの漏れ光等から誘発される光学的クロストークも存在するが、この光学的クロストークを考慮に入れた光学測定結果を基に、クロストーク解消回路のLUT補正值を作成することで、すべての方向に係る電氣的及び光学的クロストークを同時に解消して、正確で高品質の画像表示を可能とするクロストーク解消回路、液晶表示装置、及び表示制御方法を提供することを目的とする。

課題を解決するための手段

[0021] 第1の技術手段は、液晶パネルが具備する複数の各絵素電極に対して、入力される表示信号を補正することにより、該液晶パネルを用いた液晶表示装置のクロストークを解消するようにしたクロストーク解消回路において、該クロストーク解消回路は、表示対象の画像の表示信号を入力し、表示信号を補正するための補正信号を出力するLUTを有し、該LUTから出力された該補正信号を用いて補正対象の絵素の表示信号を補正することを特徴としたものである。

このように、LUTを用いて抽出した補正值によって着目絵素電極に入力される表示信号を補正することで、液晶パネルの絵素電極間に生じるクロストークの影響を除去して、高品質の画像表示を行うことができる。また、LUTを用いてクロストークの補正值を抽出しているので、例えば上記特許文献2に記載のもののように、隣接画素に含まれる同色の絵素信号レベルが同一であるという特定条件下でしか正確な補正ができないものとは異なり、どのような条件の下でも正確なクロストークの補正を行うことが可能である。

[0022] 第2の技術手段は、第1の技術手段において、補正対象の絵素の表示信号と、補正対象の絵素に影響を与えてクロストークを生じさせる隣接絵素の表示信号とを用いて、前記LUTから補正值データを取得し、該取得した補正值データを補正信号として出力することを特徴としたものである。

一般的に、クロストーク量は、補正対象の絵素の表示信号レベルと、補正対象の絵素に影響を与えてクロストークを生じさせる隣接絵素の表示信号レベルとの大小関係により変化するが、この時の変化は非線形であるため、LUTを用いることで処理効率が向上し、これに伴うコストダウンを図ることができる。

[0023] 第3の技術手段は、第2の技術手段において、隣接絵素が、補正対象の絵素の液晶を駆動するための絵素電極が容量結合を有する他の一つの絵素であることを特徴としたものである。

上述のとおり、クロストークは、絵素電極とソースラインとの間の容量結合が原因となって発生するため、着目絵素のソースラインと容量結合を有する他の一つの絵素の表示信号レベルを用いて補正することで忠実なクロストークの補正が可能となる。

[0024] 第4の技術手段は、第3の技術手段において、前記LUTをRGBの各原色毎に設け、各色のLUTの補正值を個別に設定可能としたことを特徴としたものである。

すなわち、クロストーク量は各原色の絵素電極で異なるため、各原色毎に独立して補正データを設定することで、より忠実なクロストークの補正が可能となる。また、光学的クロストークも各原色毎において異なるため、各原色毎にそれぞれ独立して補正データを設定することで、より忠実なクロストークの補正が可能となる。

[0025] 第5の技術手段は、第2ないし第4のいずれか1の技術手段において、前記LUTに補正值データを設定する信号レベルの間隔を、各絵素電極に入力される表示信号の信号レベルが取りうるレベル幅に対して、所定のレベル幅刻みで粗く設定することを特徴としたものである。

このように、LUTに補正值データを設定する信号レベルの間隔を、各絵素に対する表示信号のレベルが取りうるレベル幅に対して、所定のレベル幅刻みで粗く設定することにより、回路規模を削減したLUTを構成することができる。

[0026] 第6の技術手段は、第5の技術手段において、補正值データを設定した信号レベル間の信号レベルに対応する補正值データをLUTから抽出する場合、信号レベル間を直線補間することにより、目的とする補正值データを抽出することを特徴としたものである。

第5の技術手段のようなLUTを用いた場合、各絵素に対する表示信号のレベルが取りうるレベル幅に比して補正精度が低下することが予想されるが、この補正精度の低下を防ぐために、粗く設定したレベル間の補正值を直線補間することで、より正確なクロストークの補正が可能となる。

[0027] 第7の技術手段は、第6の技術手段において、LUTが、補正対象絵素の信号レベルと隣接絵素の信号レベルとを用いて抽出する補正值データが0となる領域が省略して作成され、補正值データが0となる信号レベルとその信号レベルに隣接して設定された信号レベルとの間で直線補間を行う場合、隣接して設定された信号レベルの補正值データと、予め定めた固定補正值データ0との間で直線補間を行うことにより、目的とする補正值データを抽出することを特徴としたものである。

第6の技術手段のように、LUTに設定されたレベル間の補正值を直線補間すること

により、目的とする補正值データを抽出する場合、各絵素に対する表示信号のレベルが取りうるレベル幅を、例えば8レベル刻みでLUTを構成したとすると、LUT上には32段階の補正值しか格納できず、最終端のレベルとの補間を行うことができない。従って、上記のように、最終端のデータに固定値を設定しておくことで、固定値との間で補間が可能となり、補間のための複数のテーブルを構成する必要がなくなる。

[0028] 第8の技術手段は、第5ないし第7のいずれか1の技術手段において、LUTに補正值データを設定する信号レベルの間隔を、隣接絵素の信号レベルに比して、補正対象の絵素の信号レベルが細かい間隔で設定することを特徴としたものである。

このように、LUTに補正值データを設定する信号レベルの間隔を、隣接絵素の信号レベルに比して、補正対象の絵素の信号レベルが細かい間隔で設定することで、LUTの容量規模を削減するとともに、より柔軟で正確なクロストークの補正が可能となる。

[0029] 第9の技術手段は、第2ないし第8のいずれか1の技術手段において、補正対象絵素に隣接する隣接絵素の表示信号を補正するための隣接絵素補正用LUTを更に有し、隣接絵素補正用LUTが、隣接絵素に更に隣接して隣接絵素に影響を与えてクロストークを生じさせる隣々接絵素の表示信号と、隣接絵素の表示信号とを用いて、隣接絵素の補正值データを抽出して隣接絵素補正信号として出力し、補正対象絵素を補正するためのLUTは、隣接絵素補正用LUTから出力された信号を用いて補正した隣接絵素の表示信号と、補正対象絵素の表示信号とを入力し、補正対象絵素の補正データを抽出することを特徴としたものである。

クロストークの補正において、クロストークの流れが画面水平方向の右から左であれば、画面右端の絵素から順にリレー方式で補正をする必要がある。しかし、この方法ではリアルタイム処理が困難であり実用的でないため、上記のように、隣々接絵素から隣接絵素の補正、さらに補正後の隣接絵素から補正対象絵素の補正を行うことで、リレー方式と同等に精度の良いクロストークの補正が可能となる。

[0030] 第10の技術手段は、第9の技術手段において、隣接絵素補正用LUTに補正值データを設定する信号レベルの間隔を、補正対象絵素補正用のLUTに補正值データを設定する信号レベルの間隔に比して、粗く設定することを特徴としたものである。

第9の技術手段のように、LUTを2段構成にした場合、2倍のLUTが必要となり、回路規模が大きくなるが、隣接絵素の補正を行う場合、補正值はそれほど厳密である必要がないため、対象絵素を補正するための2段目のLUTに比べ、隣接絵素を補正するための1段目のLUTは粗く設定することができる。こうすることで、回路規模が大きくなるという弊害を抑えることができる。

[0031] 第11の技術手段は、第1ないし第10のいずれか1に記載のクロストーク解消回路を具備することを特徴とする液晶表示装置である。

上述のクロストーク解消回路を具備することにより、正確なクロストークの補正ができる液晶表示装置を実現することが可能である。

[0032] 第12の技術手段は、複数の絵素電極がマトリックス状に形成されたアクティブマトリックス型液晶パネルを用いて、絵素電極に電圧を印加し、この電荷を1フレーム期間保持することにより、カラー画像を表示する液晶表示装置であって、各絵素電極へ入力される表示信号を補正する補正手段を備え、補正手段は、当該絵素電極に表示信号が入力されてから、次回再び入力されるまでの未来の1フレーム期間中に、他の絵素電極に入力される表示信号に関わらず、当該絵素電極の表示輝度が略一定となるように、当該絵素電極に入力されるべき表示信号を補正することを特徴としたものである。

クロストークは、当該絵素電極に電圧印加されてから、次回再び印加されるまでの未来1フレーム期間中に、他の絵素電極に供給するためのソースラインの電位変化により、当該絵素電極に電圧印加された電荷量が変化することで発生するため、未来1フレーム期間中に他の絵素電極に入力される表示信号をモニタし、当該絵素電極に入力されるべき表示信号の補正を行うことで、より正確にクロストークを解消することができ、より高画質の画像表示を実現することができる。

[0033] 第13の技術手段は、第12の技術手段において、補正手段が、絵素電極に表示信号が入力されるべきタイミングから、次回再び入力されるべきタイミングまでの未来の1フレーム期間中に、他の絵素電極に入力されるべき表示信号と、当該絵素電極に入力されるべき表示信号から、当該絵素電極へ入力されるべき表示信号に対する補正信号を生成することを特徴としたものである。

このように、当該絵素電極に表示信号が入力されてから、次回再び入力されるまでの未来の1フレーム期間中に、他の絵素電極に入力される表示信号によって、当該絵素電極の表示輝度がどの程度変化させられるか、また、この時の当該絵素電極に入力された表示信号レベルと、他の絵素電極に入力された表示信号レベルの関係を考慮し、クロストーク補正量を導出するための演算式、またはLUTを構成しておき、当該絵素電極に入力されるべき表示信号と、他の絵素電極に入力される表示信号とから当該絵素電極に対する補正信号を導出することで、より正確なクロストークの補正を行うことができる。

[0034] 第14の技術手段は、複数の絵素電極がマトリックス状に形成されたアクティブマトリックス型液晶パネルを用いて、絵素電極に電圧を印加し、この電荷を1フレーム期間保持することにより、カラー画像を表示する液晶表示装置であって、各絵素電極へ入力される表示信号を補正する補正手段を備え、補正手段は、当該絵素電極に表示信号が入力されるまでの過去の1フレーム期間中に、他の絵素電極に入力される表示信号に関わらず、当該絵素電極の表示輝度が略一定となるように、当該絵素電極に入力されるべき表示信号を補正することを特徴としたものである。

このような構成とすることによって、第12の技術手段に比べ完全なクロストークの補正を行うことは出来ないが、過去1フレーム期間中の入力表示信号を用いて補正を行うことで、フレームメモリの削減が可能となり、回路規模を小さくすることができる。

ここで、例えばTV(テレビジョン受像機)等においては、入力画像の高域成分はあらかじめフィルタリングされており、画面内をほぼ一様ととらえても問題はなく、また、フレーム間での画像信号の差異も小さく(フレーム間相関が大きく)、特に人間の視覚特性において色差の感度は小さいため、第12の技術手段における未来の1フレーム期間中に入力される表示信号に代えて、過去の1フレーム期間に入力信号を用いても、実用上問題はない。

これにより、回路規模を小さくしつつ、第12の技術手段のように、未来1フレーム期間中に他の絵素電極に入力される表示信号とを用いて補正を行う場合と、ほぼ同等の補正効果が得られるクロストーク解消回路を実現することができる。

[0035] 第15の技術手段は、第14の技術手段において、補正手段が、絵素に表示信号が

入力されるべきタイミングまでの過去の1フレーム期間中に、他の絵素電極に入力された表示信号と、当該絵素電極に入力されるべき表示信号から、当該絵素電極へ入力されるべき表示信号に対する補正信号を生成することを特徴としたものである。

このように、当該絵素電極に表示信号が入力されるまでの過去の1フレーム期間中に、他の絵素電極に入力される表示信号によって、当該絵素電極の表示輝度がどの程度変化させられるか、また、この時の当該絵素電極に入力された表示信号レベルと、他の絵素電極に入力された表示信号レベルとの関係を考慮し、クロストーク補正量を導出するための演算式、またはLUTを構成しておき、当該絵素電極に入力されるべき表示信号と、他の絵素電極に入力される表示信号とから当該絵素電極に対する補正信号を導出することで、より正確なクロストークの補正を行うことができる。

[0036] 第16の技術手段は、複数の絵素電極がマトリックス状に形成されたアクティブマトリックス型液晶パネルを用いて、絵素電極に電圧を印加し、この電荷を1フレーム期間保持することにより、カラー画像を表示する液晶表示装置であって、各絵素電極へ入力される表示信号を補正する補正手段を備え、補正手段は、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力される表示信号に関わらず、当該絵素電極の表示輝度が略一定となるように、当該絵素電極に入力されるべき表示信号を補正することを特徴としたものである。

クロストークは、当該絵素電極に電圧印加されてから、次回再び印加されるまでの未来1フレーム期間中に、他の絵素電極に供給するためのソースラインの電位変化により、当該絵素電極に印加された電荷量が変化することで発生するため、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力される表示信号をモニタし、当該絵素電極に入力されるべき表示信号の補正を行うことで、より正確にクロストークを解消することができ、より高画質の画像表示を実現することが可能となる。

[0037] 第17の技術手段は、第16の技術手段において、補正手段が、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力されるべき表示信号と、当該絵素電極に入力されるべき表示信号から、当該絵素電極へ入力されるべき表示信号に対する補正信号を生成することを特徴としたものである。

このように、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力され

る表示信号によって、当該絵素電極の表示輝度がどの程度変化させられるか、また、この時の当該絵素電極に入力された表示信号レベルと、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力された表示信号レベルとの関係を考慮し、クロストーク補正量を導出するための演算式、またはLUTを構成しておき、当該絵素電極に入力されるべき表示信号と、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力される表示信号とから当該絵素電極に対する補正信号を導出することで、より正確なクロストークの補正を行うことができる。

[0038] 第18の技術手段は、第16の技術手段において、補正手段が、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力されるべき表示信号と、当該絵素電極のソースラインと垂直方向に隣接する隣接絵素電極のソースラインに沿って連なる他の絵素電極に入力されるべき表示信号と、当該絵素電極に入力されるべき表示信号から、当該絵素電極へ入力されるべき表示信号に対する補正信号を生成することを特徴としたものである。

このように、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力される表示信号、及び当該絵素電極のソースラインと垂直方向に隣接する隣接絵素電極のソースラインに沿って連なる他の絵素電極に入力された表示信号によって、当該絵素電極の表示輝度がどの程度変化させられるか、また、この時の当該絵素電極に入力された表示信号レベルと、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力された表示信号レベルと、当該絵素電極のソースラインと垂直方向に隣接する隣接絵素電極のソースラインに沿って連なる他の絵素電極に入力された表示信号との関係を考慮し、クロストーク補正量を導出するための演算式、またはLUTを構成しておき、当該絵素電極に入力されるべき表示信号と、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力される表示信号、及び当該絵素電極のソースラインと垂直方向に隣接する隣接絵素電極のソースラインに沿って連なる他の絵素電極に入力された表示信号とから当該絵素電極に対する補正信号を導出することで、より正確なクロストークの補正を行うことができる。

[0039] 第19の技術手段は、第12の技術手段において、補正手段が、当該絵素電極に表示信号が入力されるべきタイミングから、次回再び入力されるべきタイミングまでの未

来の1フレーム期間中に、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力されるべき表示信号と、当該絵素電極に入力されるべき表示信号とから、当該絵素電極へ入力されるべき表示信号に対する補正信号を生成することを特徴としたものである。

このように、当該絵素電極に表示信号が入力されてから、次回再び入力されるまでの未来1フレーム期間中に、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力される表示信号によって、当該絵素電極の表示輝度がどの程度変化させられるか、また、この時の当該絵素電極に入力された表示信号レベルと、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力された表示信号レベルとの関係を考慮し、クロストーク補正量を導出するための演算式、またはLUTを構成しておき、当該絵素電極に入力されるべき表示信号と、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力された表示信号とから当該絵素電極に対する補正信号を導出することで、より正確なクロストークの補正を行うことができる。

[0040] 第20の技術手段は、第14の技術手段において、補正手段が、当該絵素電極に表示信号が入力されるべきタイミングまでの過去の1フレーム期間中に、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力された表示信号と、当該絵素電極に入力されるべき表示信号とから、当該絵素電極へ入力されるべき表示信号に対する補正信号を生成することを特徴としたものである。

このように、当該絵素電極に表示信号が入力されるまでの過去1フレーム期間中に、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力される表示信号によって、当該絵素電極の表示輝度がどの程度変化させられるか、また、この時の当該絵素電極に入力された表示信号レベルと、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力された表示信号レベルとの関係を考慮し、クロストーク補正量を導出するための演算式、またはLUTを構成しておき、当該絵素電極に入力されるべき表示信号と、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力された表示信号とから当該絵素電極に対する補正信号を導出することで、簡単な構成でより正確なクロストークの補正を行うことができる。

[0041] 第21の技術手段は、複数の絵素電極がマトリックス状に形成されたアクティブマトリ

ックス型液晶パネルを用いて、絵素電極に電圧を印加し、この電荷を1フレーム期間保持することにより、カラー画像を表示する液晶表示装置のクロストーク解消回路であって、各絵素電極へ入力される表示信号を補正する補正手段を備え、補正手段が、当該絵素電極に表示信号が入力されてから、次回再び入力されるまでの未来の1フレーム期間中に、他の絵素電極に入力される表示信号に関わらず、当該絵素電極の表示輝度が略一定となるように、当該絵素電極に入力されるべき表示信号を補正することを特徴としたものである。

クロストークは、当該絵素電極に電圧印加されてから、次回再び印加されるまでの未来1フレーム期間中に、他の絵素電極に供給するためのソースラインの電位変化により、当該絵素電極に電圧印加された電荷量に変化することで発生するため、未来1フレーム期間中に他の絵素電極に入力される表示信号をモニタし、当該絵素電極に入力されるべき表示信号の補正を行うことで、より正確にクロストークを解消することができ、より高画質の画像表示を実現することができる。

[0042] 第22の技術手段は、複数の絵素電極がマトリックス状に形成されたアクティブマトリックス型液晶パネルを用いて、絵素電極に電圧を印加し、この電荷を1フレーム期間保持することにより、カラー画像を表示する液晶表示装置のクロストーク解消回路であって、各絵素電極へ入力される表示信号を補正する補正手段を備え、補正手段が、当該絵素電極に表示信号が入力されるまでの過去の1フレーム期間中に、他の絵素電極に入力された表示信号に関わらず、当該絵素電極の表示輝度が略一定となるように、当該絵素電極に入力されるべき表示信号をあらかじめ補正することを特徴としたものである。

このような構成とすることによって、第21の技術手段に比べ完全なクロストークの補正を行うことは出来ないが、過去1フレーム期間中の入力表示信号を用いて補正を行うことで、フレームメモリの削減が可能となり、回路規模を小さくすることができる。

ここで、例えばTV(テレビジョン受像機)等においては、入力画像の高域成分はあらかじめフィルタリングされており、画面内をほぼ一様ととらえても問題はなく、また、フレーム間での画像信号の差異も小さく(フレーム間相関が大きく)、特に人間の視覚特性において色差の感度は小さいため、第21の技術手段における未来の1フレーム

期間中に入力される表示信号に代えて、過去の1フレーム期間に入力信号を用いても、実用上問題はない。

これにより、回路規模を小さくしつつ、第21の技術手段のように、未来1フレーム期間中に他の絵素電極に入力される表示信号とを用いて補正を行う場合と、ほぼ同等の補正効果が得られるクロストーク解消回路を実現することができる。

[0043] 第23の技術手段は、複数の絵素電極がマトリックス状に形成されたアクティブマトリックス型液晶パネルを用いて、絵素電極に電圧を印加し、この電荷を1フレーム期間保持することにより、カラー画像を表示する液晶表示装置のクロストーク解消回路であって、各絵素電極へ入力される表示信号を補正する補正手段を備え、補正手段が、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力される表示信号に関わらず、当該絵素電極の表示輝度が略一定となるように、当該絵素電極に入力されるべき表示信号を補正することを特徴としたものである。

クロストークは、当該絵素電極に電圧印加されてから、次回再び印加されるまでの未来1フレーム期間中に、他の絵素電極に供給するためのソースラインの電位変化により、当該絵素電極に電圧印加された電荷量が変化することで発生するため、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力される表示信号をモニタし、当該絵素電極に入力されるべき表示信号の補正を行うことで、より正確にクロストークを解消することができ、より高画質の画像表示を実現することが可能となる。

[0044] 第24の技術手段は、複数の絵素電極がマトリックス状に形成されたアクティブマトリックス型液晶パネルを用いて、絵素電極に電圧を印加し、この電荷を1フレーム期間保持することにより、カラー画像を表示する液晶表示装置の表示制御方法であって、各絵素電極へ入力される表示信号を補正する補正ステップを有し、補正ステップが、当該絵素電極に表示信号が入力されてから、次回再び入力されるまでの未来の1フレーム期間中に、他の絵素電極に入力される表示信号に関わらず、当該絵素電極の表示輝度が略一定となるように、当該絵素電極に入力されるべき表示信号を補正することを特徴としたものである。

クロストークは、当該絵素電極に電圧印加されてから、次回再び印加されるまでの未来1フレーム期間中に、他の絵素電極に供給するためのソースラインの電位変化

により、当該絵素電極に電圧印加された電荷量が変化することで発生するため、未来1フレーム期間中に他の絵素電極に輸入される表示信号をモニタし、当該絵素電極に輸入されるべき表示信号の補正を行うことで、より正確にクロストークを解消することができ、より高画質の画像表示を実現することが可能となる。

[0045] 第25の技術手段は、第24の技術手段において、補正ステップが、当該絵素電極に表示信号が輸入されるべきタイミングから、次回再び入力されるべきタイミングまでの未来の1フレーム期間中に、他の絵素電極に輸入されるべき表示信号と、当該絵素電極に輸入されるべき表示信号とから、当該絵素電極へ入力されるべき表示信号に対する補正信号を生成することを特徴としたものである。

このように、当該絵素電極に表示信号が入力されてから、次回再び入力されるまでの未来の1フレーム期間中に、他の絵素電極に輸入される表示信号によって、当該絵素電極の表示輝度がどの程度変化させられるか、また、この時の当該絵素電極に輸入された表示信号レベルと、他の絵素電極に輸入された表示信号レベルの関係を考慮し、クロストーク補正量を導出するための演算式、またはLUTを構成しておき、当該絵素電極に輸入されるべき表示信号と、他の絵素電極に輸入される表示信号とから当該絵素電極に対する補正信号を導出することで、より正確なクロストークの補正を行うことができる。

[0046] 第26の技術手段は、複数の絵素電極がマトリックス状に形成されたアクティブマトリックス型液晶パネルを用いて、絵素電極に電圧を印加し、この電荷を1フレーム期間保持することにより、カラー画像を表示する液晶表示装置の表示制御方法であって、各絵素電極へ入力される表示信号を補正する補正ステップを有し、補正ステップが、当該絵素電極に表示信号が入力されるまでの過去の1フレーム期間中に、他の絵素電極に輸入された表示信号に関わらず、当該絵素電極の表示輝度が略一定となるように、当該絵素電極に輸入されるべき表示信号を補正することを特徴としたものである。

このような構成とすることによって、第24の技術手段に比べ完全なクロストークの補正を行うことは出来ないが、過去1フレーム期間中の入力表示信号を用いて補正を行うことで、フレームメモリの削減が可能となり、回路規模を小さくすることができる。

ここで、例えばTV(テレビジョン受像機)等においては、入力画像の高域成分はあらかじめフィルタリングされており、画面内をほぼ一様ととらえても問題はなく、また、フレーム間での画像信号の差異も小さく(フレーム間相関が大きく)、特に人間の視覚特性において色差の感度は小さいため、第24の技術手段における未来の1フレーム期間中に入力される表示信号に代えて、過去の1フレーム期間に入力信号を用いても、実用上問題はない。

これにより、回路規模を小さくしつつ、第24の技術手段のように、未来1フレーム期間中に他の絵素電極に入力される表示信号とを用いて補正を行う場合と、ほぼ同等の補正効果が得られるクロストーク解消回路を実現することができる。

[0047] 第27の技術手段は、第26の技術手段において、補正ステップが、当該絵素電極に表示信号が入力されるべきタイミングまでの過去の1フレーム期間中に、他の絵素電極に入力されるべき表示信号と、当該絵素電極に入力されるべき表示信号から、当該絵素電極へ入力されるべき表示信号に対する補正信号を生成することを特徴としたものである。

このように、当該絵素電極に入力されるまでの過去の1フレーム期間中に、他の絵素電極に入力される表示信号によって、当該絵素電極の表示輝度がどの程度変化させられるか、また、この時の当該絵素電極に入力された表示信号レベルと、他の絵素電極に入力された表示信号レベルとの関係を考慮し、クロストーク補正量を導出するための演算式、またはLUTを構成しておき、当該絵素電極に入力されるべき表示信号と、他の絵素電極に入力される表示信号とから当該絵素電極に対する補正信号を導出することで、より正確なクロストークの補正を行うことができる。

[0048] 第28の技術手段は、複数の絵素電極がマトリックス状に形成されたアクティブマトリックス型液晶パネルを用いて、絵素電極に電圧を印加し、この電荷を1フレーム期間保持することにより、カラー画像を表示する液晶表示装置の表示制御方法であって、各絵素電極へ入力される表示信号を補正する補正ステップを有し、補正ステップが、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力される表示信号に関わらず、当該絵素電極の表示輝度が略一定となるように、当該絵素電極に入力されるべき表示信号を補正することを特徴としたものである。

クロストークは、当該絵素電極に電圧印加されてから、次回再び印加されるまでの未来1フレーム期間中に、他の絵素電極に供給するためのソースラインの電位変化により、当該絵素電極に電圧印可された電荷量が変化することで発生するため、当該絵素電極のソースライン沿って連なる他の絵素電極に入力される表示信号をモニタし、当該絵素電極に入力されるべき表示信号の補正を行うことで、より正確にクロストークを解消することができ、より高画質の画像表示を実現することが可能となる。

[0049] 第29の技術手段は、第28の技術手段において、補正ステップが、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力されるべき表示信号と、当該絵素電極に入力されるべき表示信号から、当該絵素電極へ入力されるべき表示信号に対する補正信号を生成することを特徴としたものである。

このように、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力される表示信号によって、当該絵素電極の表示輝度がどの程度変化させられるか、また、この時の当該絵素電極に入力された表示信号レベルと、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力された表示信号レベルとの関係を考慮し、クロストーク補正量を導出するための演算式、またはLUTを構成しておき、当該絵素電極に入力されるべき表示信号と、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力される表示信号とから当該絵素電極に対する補正信号を導出することで、より正確なクロストークの補正を行うことができる。

[0050] 第30の技術手段は、第28の技術手段において、補正ステップが、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力されるべき表示信号と、当該絵素電極のソースラインと垂直方向に隣接する隣接絵素電極のソースラインに沿って連なる絵素電極に入力されるべき表示信号と、当該絵素電極に入力されるべき表示信号とから、当該絵素電極へ入力されるべき表示信号に対する補正信号を生成することを特徴としたものである。

このように、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力される表示信号、及び当該絵素電極のソースラインと垂直方向に隣接する隣接絵素電極のソースラインに沿って連なる他の絵素電極に入力された表示信号によって、当該絵素電極の表示輝度がどの程度変化させられるか、また、この時の当該絵素電極に

入力された表示信号レベルと、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力された表示信号レベルと、当該絵素電極のソースラインと垂直方向に隣接する隣接絵素電極のソースラインに沿って連なる他の絵素電極に入力された表示信号との関係を考慮し、クロストーク補正量を導出するための演算式、またはLUTを構成しておき、当該絵素電極に入力されるべき表示信号と、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力される表示信号、及び当該絵素電極のソースラインと垂直方向に隣接する隣接絵素電極のソースラインに沿って連なる他の絵素電極に入力された表示信号とから当該絵素電極に対する補正信号を導出することで、より正確なクロストークの補正を行うことができる。

- [0051] 第31の技術手段は、第24の技術手段において、補正ステップが、当該絵素電極に表示信号が入力されるべきタイミングから、次回再び入力されるべきタイミングまでの未来の1フレーム期間中に、当該絵素電極のソースラインに沿って連なる絵素電極に入力されるべき表示信号と、当該絵素電極に入力されるべき表示信号とから、当該絵素電極へ入力されるべき表示信号に対する補正信号を生成することを特徴としたものである。

このように、当該絵素電極に表示信号が入力されてから、次回再び入力されるまでの未来1フレーム期間中に、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力される表示信号によって、当該絵素電極の表示輝度がどの程度変化させられるか、また、この時の当該絵素電極に入力された表示信号レベルと、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力された表示信号レベルとの関係を考慮し、クロストーク補正量を導出するための演算式、またはLUTを構成しておき、当該絵素電極に入力されるべき表示信号と、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力された表示信号とから当該絵素電極に対する補正信号を導出することで、より正確なクロストークの補正を行うことができる。

- [0052] 第32の技術手段は、第26の技術手段において、補正ステップが、当該絵素電極に表示信号が入力されるべきタイミングまでの過去の1フレーム期間中に、当該絵素電極のソースラインに沿って連なる絵素電極に入力された表示信号と、当該絵素電極に入力されるべき表示信号とから、当該絵素電極へ入力されるべき表示信号に対

する補正信号を生成することを特徴としたものである。

このように、当該絵素電極に表示信号が入力されるまでの過去1フレーム期間中に、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力される表示信号によって、当該絵素電極の表示輝度がどの程度変化させられるか、また、この時の当該絵素電極に入力された表示信号レベルと、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力された表示信号レベルとの関係を考慮し、クロストーク補正量を導出するための演算式、またはLUTを構成しておき、当該絵素電極に入力されるべき表示信号と、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力された表示信号とから当該絵素電極に対する補正信号を導出することで、簡単な構成でより正確なクロストークの補正を行うことができる。

発明の効果

- [0053] 本発明によれば、アクティブマトリックス型の液晶表示装置において、ソースラインと水平、垂直及び斜め方向に連なる絵素電極間に生じるクロストーク、着目絵素電極に表示信号が入力されてからの未来の1フレーム期間中に他の絵素電極に入力される表示信号の影響によるクロストーク、光学的クロストークなどを効果的に除去することができ、正確で高品質の画像表示を行うことが可能となる。
- [0054] 尚、本発明においては、他の絵素電極に入力される表示信号レベルに関わらず、着目絵素信号による表示輝度が略一定となるような補正信号を得ることができるため、画面全体に対するクロストークを含めた画素内の各原色(各絵素)相互の影響や画素境界を越えた画素間の影響を、リアルタイムに補正することが可能である。特に、SHA構造の液晶パネルにおいては、超高開口率による高画質を達成しながらも、高品質の画像を提供することができる。
- [0055] また、簡易な構成でクロストークを解消することが可能な回路を構成することにより、クロストーク解消回路を実現するLSIの高集積化、及び処理速度の向上と、これに伴うコストダウンを実現することができる。また、これにより、LSI駆動電力の低消費電力化を図ることができる。

図面の簡単な説明

- [0056] [図1]本発明によるクロストーク解消回路の一実施形態を説明するための図である。

[図2]画素の構成例とこのときのクロストークの影響について説明するための図である。

。

[図3]本発明に適用するLUTの一構成例を説明するための図である。

[図4]本発明に適用するLUTの他の構成例を説明するための図である。

[図5]自絵素レベルを横軸に、補正値を縦軸にとったグラフの一例を示す図である。

[図6]隣接絵素レベルを横軸に、補正値を縦軸にとったグラフの一例を示す図である。

。

[図7]隣々接絵素を考慮した処理を説明するためのLUTの要部構成を示す図である。

。

[図8]本発明によるクロストーク解消回路の他の実施形態を説明するための図である。

。

[図9]本発明によるクロストーク解消回路の他の実施形態を説明するための図である。

。

[図10]本発明によるクロストーク解消回路の他の実施形態を説明するための図である。

。

[図11]色差 ΔE のレベルと一般的な視覚の程度を示した図である。

[図12]SHA技術を利用したTFT液晶パネルにおける絵素電極の構成例を説明するための図である。

[図13]一般的なカラーフィルタの分光特性を示した図である。

発明を実施するための最良の形態

[0057] 上述のようにクロストークに関して着目絵素が影響を受ける絵素は、着目絵素に隣接する絵素のうち、着目絵素電極との間で容量結合されたソースラインを有する絵素であるため、少なくともこの隣接絵素を考慮して、LUT(ルックアップテーブル)によって補正値を抽出し、その補正値によって着目絵素に入力させる表示信号を補正する。このような処理により、クロストークの影響を補償して高品質の画像表示を行うことが可能となる。

[0058] 図1は、本発明によるクロストーク解消回路の一実施形態を説明するための図で、液晶表示装置の要部をブロック図で示すものである。

本実施形態の液晶表示装置は、図1に示すように、クロストーク解消回路として、R、G、Bの表示信号を補正するために補正対象の絵素ごとに隣接絵素の表示信号を取得する隣接絵素取得回路1と、隣接絵素取得回路1にて取得した隣接する絵素の表示信号を用いて、補正対象の各絵素の表示信号を補正する補正信号を出力するLUT2とが設けられている。

[0059] LUT2は、上述のクロストークを解消するために、ひとつの絵素電極に入力される表示信号に対して、他の一つの隣接絵素電極に入力される表示信号が与える影響を補正するための補正信号を出力できるように作成されている。このLUT2の具体的な例については、後述する。

[0060] 各絵素の表示信号は、LUT2から出力された補正信号が加えられて補正され、その補正後の各絵素の表示信号が、タイミング制御部(TC)3に入力される。タイミング制御部3では、外部から印加される垂直及び水平同期信号Sに応じて、表示信号をソースドライバー4に出力するとともに、TFTを走査するための走査信号をゲートドライバー5に出力する。

[0061] TFT-LCD6は、上述の図12に示すごとくの構成であって、ソースドライバー4から出力される表示信号を伝送するためのソースライン13と、ゲートドライバー5から出力される走査信号を伝送するためのゲートライン14とが配設され、絵素電極11に接続されている。

[0062] 以下に、本実施形態に係るLUTの作用について具体的に説明する。図2は、画素の構成例とこのときのクロストークの影響について説明するための図である。上述したように、クロストークは、寄生容量15による容量結合が形成された側の隣接絵素の点灯状態により自絵素が影響を受け、本来と異なる階調を出力してしまう現象をいう。例えば、図2に示すストライプタイプの絵素構成では、自画素のR絵素(Rサブピクセル)は隣接のG絵素からの影響を受けて階調が変化させられる。同様にG絵素はB絵素から影響を受け、B絵素は隣接画素のR'絵素からの影響を受ける。

[0063] この影響を補正するために、図1のように、LUT2によって、RとGとの入力表示信号のレベルからRの出力表示信号のレベルの補正を行い、同様にGとBとの入力表示信号のレベルからGの出力表示信号のレベルを補正し、Bと隣接画素のR'の入力

表示信号のレベルからBの出力表示信号のレベルを補正する。

[0064] 図3は、本実施形態に適用するLUTの一構成例を示す図である。クロストークによる影響を補正する場合、自絵素(補正対象の絵素、すなわち着目絵素)とその隣接絵素とに対する入力表示信号のレベルによりその補正值が変動する。従って、補正值を決定するために、自絵素に対応する表示信号レベルとその隣接絵素に対応する表示信号レベルとによってアドレス参照される2次元のLUTを使用する。

[0065] 例えば、各絵素に対する表示信号を8ビット(256階調)で処理する場合、図3に示すようなLUTを作成する。ここで例えば、図3に示す例において、自絵素Rの表示信号の入力レベルが“4”，隣接絵素Gの表示信号の入力レベルが“4”の場合、LUTによって補正值“−2”を取得する。そして取得した補正值“−2”をRの入力レベルに足し込み、この結果をRの表示信号の出力レベルとする。LUTから出力した補正值によって補正されたRの表示信号は、タイミング制御部3を介して自絵素の絵素電極に供給される。

[0066] 上記のLUTは、RGBの各原色毎に独立して設けられ、RGBの各原色毎にそれぞれ異なる補正值を設定することができる。各LUTの補正值は、液晶パネルの光学測定結果に基づいて予め作成しておく。そして、表示画面の端に相当する絵素から順に絵素毎に補正処理を行って、補正した表示信号を出力してタイミング制御部に入力させるようにする。

これら各原色毎のLUTは、液晶表示装置の内部または周辺部のいずれに設けてもよく、例えば、LUTを記憶する記憶手段として、ROMやRAM等の半導体メモリを使用することができる。

[0067] クロストークの影響を受ける絵素配列の方向性については、絵素電極とTFTとの位置関係によって異なってくる。図12に示すように、絵素電極11に対して左側のソースライン13上にTFT12が設けられている場合、着目絵素(自絵素)は、その右側の絵素からクロストークの影響を受けるが、これとは逆に絵素電極に対して右側のソースライン13上にTFT12が設けられている場合、着目絵素は、左側の絵素からクロストークの影響を受ける。このような各種の絵素配列パターンに対しては、隣接絵素取得回路1の配線を切り替えることにより、全て対応することができる。

[0068] 図4は、本実施形態に適用するLUTの他の構成例を説明するための図である。ここで、図4に示すLUTは、回路規模を削減して処理の合理化を図ることにより、高速で実用的な表示信号の補正を行うことができるようにしたものである。

[0069] 図3の例では、自絵素及び隣接絵素に対する表示信号のレベルを1レベル刻みで256段階(=8ビット)に設定したが、ここでは、例えば、図4に示すように、自絵素に対する表示信号のレベルを4レベル刻み(64段階=6ビット)とし、隣接絵素に対する表示信号のレベルを8レベル刻み(32段階=5ビット)として、2次元のLUTを形成する。このように、LUTに補正值データを設定する信号レベルの間隔を粗く設定することによって、回路規模が削減されて簡素化されたLUTを構成することができる。

すなわち、ここでは、LUTに補正值データを設定する信号レベルの間隔を、各絵素に対する表示信号のレベルが取りうるレベル幅(この場合、256段階=8ビット)に対して、所定のレベル幅刻みで粗く設定することにより、回路規模を削減したLUTを構成することができる。

[0070] 上記のようなレベル値を粗く設定したLUTを用いた場合、上記の図3のLUTに比べて補正精度が低下することが予想される。そこで、このような補正精度の低下を防ぐために、粗く設定したレベル間の補正值を直線補間することで、より正確な補正が可能となる。例えば、図4に示すLUTの例では、自絵素の表示信号レベルは、0, 4, 8, 12...248, 252, 256、と4レベル刻みで設定され、隣接絵素の表示信号レベルは、0, 8, 16, 24...248, 256、と8レベル刻みで設定されている。

[0071] ここで、実際の入力表示信号のレベルが、(自絵素, 隣接絵素) = (10, 18)であった場合、自絵素に対する信号レベルが“10”であることから、補間を行うためのレベルとして自絵素の“8”, “12”を選択し、また隣接絵素に対する実際の信号レベルが“18”であることから、補間を行うためのレベルとして隣接絵素の“16”, “24”を選択する。これによりLUTからは、直線補間を行うための4つの数値(図4で網掛けで表した領域A内の数値)である“7”, “8”, “9”, “10”、が抽出される。

[0072] そして、まずLUTの横方向(水平方向)の直線補完を行う。ここでは、まず自絵素のレベル“8”に対応する隣接絵素のレベル“7”と“9”から、直線補間によりレベル“7.5”を算出し、さらに自絵素のレベル“12”に対応する隣接絵素のレベル“8”と“10”か

ら、直線補間によりレベル“8.5”を算出する。

そして次にLUTの縦方向(垂直方向)の直線補間を行う。この場合、上記の横方向(水平方向)の直線補間により得られたレベル“7.5”, “8.5”とから、直線補間によってレベル“8.0”を算出し、この値を補正值として使用する。

[0073] また、少なくともクロストーク解消回路の内部信号を上記の8ビットではなく、10ビットの信号とすることで、上記直線補間の小数点以下の値も反映され、より精度の高い補正が可能となる。

[0074] (LUT端の補完方法)

上記の図4に示すようなLUTをハードウェアで考えた場合、自絵素6ビット×隣接絵素5ビットのアドレスでLUTを実現することができる。しかしながら、自絵素6ビットアドレスの場合、LUT上には64段階の補正值しか格納することができず、(0, 4, 8...252)というように、レベル“0”から4刻みでレベルを設定すると、最終端のレベル“252”と“255”との間の補間を行うことができなくなる。

[0075] 同様に、隣接絵素5ビットアドレスの場合、LUT上には32段階の補正值しか格納することができず、(0, 8, 16...248)というように、レベル“0”から8レベル刻みでレベルを設定すると、最終端のレベル“248”と“255”との間の補間を行うことができなくなる。

[0076] そこで、本実施形態では、自絵素の入力信号のレベルが“4”未満、または隣接絵素の入力信号のレベルが“8”未満である場合は、固定の補正值“0”との補間を行うこととした。

これは図4の網掛けで表した領域Bの部分に相当し、この領域Bの部分をLUTに形成しないことにより、64段階(=6ビット)で最終端のレベル256までを設定したLUTが作成できる。

[0077] 上記の場合、隣接絵素の入力レベルが“0”のときを補正の基準としているため、隣接絵素の入力レベルが“0”のときは、補正值も“0”になる。従って、図4に示す領域Bのうちの縦列B₁は、LUTに形成しなくてもよい。これに対して、仮に、隣接絵素の入力レベルが“255”のときを補正の基準とした場合、図4の右端の隣接絵素の入力レベル“255”に対応する補正值は“0”となり、この縦列をLUTに形成しないようにする

。

[0078] また、自絵素の入力レベルが“0”の場合は、隣接絵素の入力レベルが何であろうとクロストークは発生しない。これはノーマリーブラックの液晶パネルでは、自絵素の入力レベルが“0”のときは液晶分子が完全に寝た状態であり、隣接絵素の動きの影響を受けないからである。従って、自絵素の入力レベルが“0”の場合に、補正値は必ず“0”となる。従って、図4に示す領域Bのうちの横列 B_2 は、LUTに形成しなくてもよい。

。

[0079] すなわち、この場合のLUTは、補正対象絵素のレベルとその隣接絵素のレベルとを用いて抽出する補正値が0となる領域が省略して作成され、補正値が0となるレベルとその隣接して設定されたレベルとの間で直線補間を行う場合、隣接するレベルと予め定めた固定補正値0との間で直線補間を行うことにより、目的とする補正値を抽出する。

[0080] (LUTの自絵素・隣接絵素アドレスの比率)

LUTは、補正精度を保持しつつできるだけその容量を小さく形成する必要がある。図5は、自絵素レベルを横軸に、補正値を縦軸にとったグラフの一例を示す図である。図5に示すように、自絵素レベルを横軸にとったグラフは、入力信号レベルの変化に対する補正値の変化率が大きく、変曲点の多い曲線になっている。このため、補正精度を確保するために、LUTに補正値を設定するレベルを細かくとる必要がある。

[0081] 図6は、隣接絵素レベルを横軸に、補正値を縦軸にとったグラフの一例を示す図である。上記の図5に対して、隣接絵素レベルを横軸にとったグラフは、入力信号レベルの変化に対する補正値の変化率が小さく、変曲点も少ない曲線である。従って、LUTに補正値を設定するレベルは、それほど細かくとる必要がない。

[0082] 上記の結果から、LUTに補正値を設定するレベルは、自絵素のレベルを細かい間隔とし、隣接絵素のレベルを相対的に粗い間隔とすることができる。本実施形態では、自絵素のレベルを64段階毎に設定し、隣接絵素のレベルを32段階毎に設定してLUTを形成した。このLUTはクロストークの測定結果に基づいてレベルの設定を変更する必要があるが、この場合にも 128×16 (7×4 ビット)、 32×64 (5×6 ビット)等のように、LUTの大きさを変更することなく、アクセス方式を切り替えるだけで適宜変

更が可能である。

[0083] (LUTの2段構成)

クロストークの補正においては、厳密に言えば、自絵素は隣接絵素の補正後の結果を基に補正する必要がある、更に隣接絵素は、隣々接絵素の補正後の結果を基に補正する必要がある。つまりクロストークの流れが画面水平方向の右から左であれば、画面右端の絵素から順にリレー方式で補正する必要がある。しかし、この方法はリアルタイム処理が困難であり実用的でない。

[0084] そこで、実用的かつ良好な精度の補正を行うために、LUTを2段に構成し、隣々接絵素の入力信号を基に隣接絵素の入力信号を補正し、この結果を基に自絵素の入力信号を補正する構成を用いることができる。

例えば、 $(RGB) = (64, 64, 255)$ の入力があつたとする。これは、Gのレベルを最も変化させるパターンである。従って、まずGのレベルの補正を行う。図7は、LUTの要部を説明する図である。この場合、自絵素をG絵素とすると、自絵素(G)の入力レベルが“64”、隣接絵素(B)の入力レベルが“255”であるため、図7のLUTから、補正值は“−21”となる。この補正值“−21”によって、Gの入力レベル“64”を補正し、補正後のGのレベルとして“43”を得る。

[0085] そして補正された絵素Gを隣接絵素とし、自絵素をR絵素として、Rのレベルを補正する。このとき自絵素Rの入力レベルは“64”であり、隣接絵素Gの補正後のレベル“43”によって補正值“−7”を得る。得られた補正值“−7”によって、自絵素Rの入力レベル“64”を補正し、補正後のRのレベルとして“57”を得る。

[0086] 例えば、上記のように隣々接絵素を考慮することなく、自絵素Rの入力レベル“64”を隣接絵素Gの入力レベル“64”で1段補正すると、その補正值は“−8”となり、上記のように隣々接絵素を考慮した補正值“−7”と比べて若干の差が生じる。従って、隣々接絵素を考慮した2段補正を行うことにより、1段補正と比べてより精度のよい補正を行うことができる。

また、リレー方式を考えた場合、B絵素の更に右隣の入力レベルを用いてBのレベルを補正することになるが、この補正結果がR絵素の補正結果にまで影響を及ぼすことはなく、リレー方式を用いる必要性はない。

[0087] (2段構成の簡素化)

上記のように、隣々接絵素を考慮した2段補正を実現するには、1段補正に比して2倍のLUTが必要となり、回路規模が大きくなるという弊害が生じる。そこで、1段目のLUT(隣接絵素を補正するためのLUT)を簡素化する。例えば、2段目を 64×32 (6×5 ビット)、1段目を 32×16 (5×4 ビット)のLUTとする。すなわち、隣接絵素補正用LUTに補正值データを設定する信号レベルの間隔を、補正対象絵素補正用のLUTに補正值データを設定する信号レベルの間隔に比して粗く設定する。

この2段補正を用いることにより、隣接絵素の補正結果を基に自絵素を補正することが可能となるが、このときの隣接絵素の補正結果は厳密である必要はないため、1段目のLUT(隣接絵素を補正するためのLUT)の簡素化が可能となる。1段目を簡素化しなかった場合との差は無視できる値である。

[0088] 図8は、上記のような2段構成のLUTを実現するための本発明のクロストーク解消回路の他の実施形態を説明するための図で、液晶表示装置の要部をブロック図で示すものである。図8において、図1と同様の機能を有する部分には、図1と同じ符号を付けてある。

[0089] 図8に示すように、上記の2段構成のLUTを実現し、RGBの各原色を補正するために、該各色毎に、第1LUT(1stLUT)21、及び第2LUT(2ndLUT)22が設けられる。第1LUT21は、補正対象絵素(自絵素)に隣接する隣接絵素に対する表示信号(レベル)を補正するための隣接絵素補正用LUTであり、第2LUT22は、第1LUT21から出力された補正值により補正された隣接絵素に対応する表示信号(レベル)を用いて、自絵素に対応する表示信号(レベル)を補正するための補正対象絵素補正用LUTである。すなわち、第2LUT22が、上述の一段構成のLUT2に相当する。

[0090] 図8の構成では、例えば、自絵素Rのレベルを補正するために、隣接絵素Gと隣々接絵素Bとの入力レベルから隣接絵素Gの補正值を取得するためのR用の第1LUT21と、該R用の第1LUT21によって抽出した補正值によって補正した隣接絵素Gのレベルと、自絵素Rの入力レベルとから、自絵素Rの補正值を取得するためのR用の第2LUT22とが設けられている。そして、上記R用の第2LUT22から抽出した補正值は、自絵素Rの入力レベルに加えられ、補正済みのRの表示信号としてタイミング

制御部3を介して、液晶パネルの自絵素Rの絵素電極に供給される。

RGBの他の色G, Bのそれぞれについても、上記同様に隣接絵素及び隣々接絵素のレベルを用いて補正される。

[0091] 尚、本発明は、上述のようなストライプ配列の絵素構成による液晶パネルのみならず、デルタ配列の絵素構成を持つ液晶パネルにも適用することができる。ここで、上記と同様に、2つの絵素間におけるクロストークを解消する場合は、隣接絵素取得回路1の配線の切り替えのみで対応することが可能である。また、3つの絵素間でクロストークの影響が生じる場合は、LUTを3段構成にするなどによって、本発明を実現することもできる。

[0092] さらに、前述したように、自絵素と隣接絵素のソースラインの電位変化が自絵素に印加された電荷量を変化させてしまうためにクロストークが発生する。よって、正確には自絵素に電圧が印加された後の未来1フレーム期間のソースラインの電位変化をモニタし、自絵素の実効電圧を補正することが必要であるが、入力側が画面全体で一様な場合には、ソースラインの変化は画面内で常に一定となるため、これを自絵素と隣接絵素の関係に帰着することができる。例えばTV(テレビジョン受像機)等に使用する目的であれば、入力画像の高域成分はあらかじめフィルタリングされており、画面内(対象絵素の周囲)をほぼ一様ととらえても実用上問題ない。

[0093] 上述したクロストーク解消回路はこの点に着目したものであり、比較的簡易な構成でクロストークの補正の効果を上げることができる。もちろん、単純なソースラインと垂直な方向に隣接する絵素とのクロストークによる画質劣化に対する補正手段としても有効であるが、対象となる液晶パネル及び入力表示信号が高精細な場合には、ソースラインの電位変化に基づいて補正を行うことで、より正確な結果を得ることが可能となる。以下では、この補正の方法について述べる。

[0094] ある絵素電極に書き込まれた電荷量は、次回再び書き込まれるまでの未来の1フレーム期間中、自ソースライン、及び隣接ソースライン上のすべての絵素電極に供給される入力表示信号の影響を受ける。

[0095] 上述のクロストークの発生要因をモデル化する。当該絵素電極に表示信号を供給するソースライン13を自ソースライン、その絵素電極に隣接する他の絵素電極へ表

示信号を供給するためのソースライン13を隣接ソースラインとそれぞれ呼ぶことにする。

時刻*i*で書き込まれる自ソースラインと隣接ソースラインとの電位を $V_{s自i}$ 、 $V_{s隣i}$ とし、絵素電極に蓄えられている電位を V_{di} と定義する。さらに、絵素電極の容量を C_{pix} 、自ソースラインと絵素電極との結合容量を $C_{sd自}$ 、隣接ソースラインと絵素電極との結合容量を $C_{sd隣}$ とした時、容量結合比 α 、 β パラメータは、次式で表すことができる。

[0096] [数1]

$$\alpha = \frac{C_{sd自}}{C_{pix}} \quad \beta = \frac{C_{sd隣}}{C_{pix}} \quad \dots \text{【数式1】}$$

[0097] この時、時刻1でゲートがONになり、当該絵素電極に電位 V_{d1} が蓄えられたとすると、時刻*i*における当該絵素電極の電位 V_{di} を順次記述すると、以下のように表すことができる。+／－は、+または－を表しており、液晶パネルの駆動方式(AC反転)によるものである。

[0098] [数2]

$$\begin{aligned} V_{d2} &= V_{d1} - \alpha(V_{s自2} - V_{s自1}) + / - \beta(V_{s隣2} - V_{s隣1}) \\ V_{d3} &= V_{d2} - \alpha(V_{s自3} - V_{s自2}) + / - \beta(V_{s隣3} - V_{s隣2}) \\ &= V_{d1} - \alpha(V_{s自3} - V_{s自1}) + / - \beta(V_{s隣3} - V_{s隣1}) \quad \dots \text{【数式2】} \\ &\vdots \\ V_{di} &= V_{d1} - \alpha(V_{s自i} - V_{s自1}) + / - \beta(V_{s隣i} - V_{s隣1}) \end{aligned}$$

[0099] すなわち、1フレーム期間中の表示ラインを*n*本としたときの当該絵素電極の実効電圧は、以下ようになる。

[0100] [数3]

$$\begin{aligned} V_{rms} &= \sqrt{\frac{1}{n} \sum_{i=1}^n (V_{di})^2} \quad \dots \text{【数式3】} \\ &= \frac{1}{\sqrt{n}} \sqrt{V_{d1}^2 + \sum_{i=2}^n \{V_{d1} - \alpha(V_{s自i} - V_{s自1}) + / - \beta(V_{s隣i} - V_{s隣1})\}^2} \end{aligned}$$

[0101] つまり、当該絵素電極の実効電圧は、絵素電極に電荷が印加されてから、次回再

び印加されるまでの未来の1フレーム期間中に自ソースライン及び隣接ソースライン上のすべての絵素に対する入力表示信号から影響を受け、変動することとなる。以下に、これらの影響を解消する手段について説明する。

[0102] 図9は、本発明によるクロストーク解消回路の他の実施形態を説明するための図で、液晶表示装置の要部をブロック図で示すものである。

本実施形態の液晶表示装置は、図9に示すように、クロストーク解消回路として、デジタルレベルを電圧値に変換するための電圧値変換LUT23と、1ライン期間の映像信号を遅延させるための1ライン遅延ラインメモリ24と、1フレーム期間の映像信号を遅延させるための1フレーム遅延フレームメモリ25と、1フレーム期間分の自列補正量を格納する自列補正量格納ラインメモリ26と、隣接列補正量を格納するための隣接列補正量格納ラインメモリ27と、補正演算回路28と、補正量を抽出するためのLUT29と、電圧値をデジタルレベルに変換するデジタルレベル変換LUT30とが設けられている。

[0103] クロストーク解消回路内では、補正量を求める際に電圧値で演算するため、入力された映像信号を電圧値変換LUT23にて電圧値に変換する。電圧値変換LUT23はTFT-LCD6固有の電圧特性を基に作成する。電圧特性はTFT-LCD6固有のものであるため、外部から書き換え可能であることが望ましい。

[0104] 1ライン遅延のためのラインメモリ24は、当該絵素電極の電圧値と、液晶パネルのソースラインに水平な方向の下方に隣接する絵素電極の電圧値との差分を取るために用いる。入力された当該絵素電極の電圧値を1ライン期間遅延させることで、当該絵素電極のソースラインと水平方向の下方に隣接する絵素電極の電圧値が得られ、当該絵素電極の電圧値との差分を取ることが可能となる。

[0105] 1フレーム遅延フレームメモリ25は、当該絵素に対応する表示信号が入力されてから、次回再び入力されるまでの未来1フレーム期間、前記当該絵素のソースラインと水平方向に連なるすべての絵素に対する入力表示信号を蓄積する必要があるため、当該絵素電極の電圧値を1フレーム期間遅延させて出力する。

[0106] 当該絵素電極の電圧値と、当該絵素電極のソースラインと水平方向の下方に隣接する絵素電極の電圧値との差分に、容量結合比 α 、 β をそれぞれ掛け合わせる。こ

の容量結合比 α 、 β は上述の数式1より求められる。容量結合比 α 、 β はTFT-LCD6の固有の値となるため、外部から変更できるようにしておくのが望ましい。

[0107] 自列補正量格納ラインメモリ26、及び隣接列補正量格納ラインメモリ27は、当該絵素電極のソースラインと水平方向に連なるすべての絵素電極の電圧値、及び当該絵素電極のソースラインと垂直方向に隣接する絵素電極と、該絵素電極のソースラインと水平方向に連なるすべての絵素電極との電圧値を、未来1フレーム期間分蓄積するために用いる。すなわち、当該絵素電極の電圧値と該絵素電極のソースラインと水平方向の下方に隣接する絵素電極の電圧値との差分に容量結合比 α 、 β をそれぞれ掛け合わせたものを、自列補正量格納ラインメモリ26、及び隣接列補正量格納ラインメモリ27に足し込み蓄積していく。

[0108] この時、当該絵素に対応する1フレーム期間前に足し込まれた値を差し引く必要があるため、1フレーム遅延フレームメモリ25により1フレーム期間遅延させた当該絵素電極の電圧値を用いて、1フレーム期間前の補正量を再び算出し、当該絵素の補正量から差し引いた後、それぞれの補正量格納ラインメモリ26、27に蓄積する。

[0109] 補正演算回路28は、自列補正量格納ラインメモリ26及び隣接列補正量格納ラインメモリ27に蓄積された値と、1フレーム遅延フレームメモリ25により1フレーム期間遅延された当該絵素電極の電圧値とを基に、当該絵素電極に印加される電圧値を補正する。ここでの補正演算には上述の数式3を用いて補正を行う。もしくは、補正LUT29を用いて補正值を抽出し、当該絵素信号を補正することも可能である。また、補正LUT29の補正值はTFT-LCD6固有のものであるため、外部から書き換え可能であることが望ましい。

[0110] そして、補正演算回路28により補正された電圧値を、デジタルレベル変換LUT30により、デジタルレベルに変換し直し、デジタル映像信号として後段へ出力する。デジタルレベル変換LUT30は、TFT-LCD6固有の電圧特性を基に作成する。電圧特性はTFT-LCD6固有のものであるため、外部から書き換え可能であることが望ましい。

尚、上述したLUT23、29、30はRAMやROMで容易に実現できる。

[0111] 上記構成のクロストーク解消回路によって補正された信号は、タイミング制御部(TC

）3に入力され、タイミング制御部3では外部から印加される垂直及び水平同期信号Sに応じて、表示信号をソースドライバー4に出力するとともに、TFTを走査するための走査信号をゲートドライバー5に出力する。液晶パネルはソースドライバー4とゲートドライバー5により駆動されるので、以上の構成により、ソースラインと水平な方向に生じるクロストークすなわち画面垂直方向に発生するクロストークを補正し、高品位な画像表示を得ることができる。

[0112] 上述の実施形態においては、当該絵素電極に表示信号が入力されてから、次回再び入力されるまでの未来1フレーム期間中に、当該絵素電極のソースラインに沿って連なる絵素電極に入力される表示信号と、そのソースラインと平行に隣接する隣接ソースラインに沿って連なる絵素電極に入力される表示信号とを用いて、当該絵素電極の表示信号を補正することで、当該絵素電極のソースラインと、隣接ソースラインとから影響を受けて発生する当該絵素電極のクロストークをほぼ正確に解消することができる。

[0113] ここで、上述の実施形態においては、当該絵素電極のソースラインと、隣接ソースラインと、当該絵素電極との間に容量結合が存在する場合に発生するクロストークを解消するものについて説明したが、例えば、隣接ソースラインとの間に容量結合が存在しない場合は、当該絵素電極のソースラインに沿って連なる絵素電極に入力される表示信号と、当該絵素電極に入力される表示信号とのみを用いて、当該絵素電極の表示信号を補正することで、当該絵素電極のソースラインから影響を受けて発生する当該絵素電極のクロストークを解消することができる。

[0114] さらに、当該絵素電極に表示信号が入力されてから、次回再び入力されるまでの未来1フレーム期間中に、電極配線等の要因から、画面全体の絵素電極に入力される表示信号から影響を受ける場合がある。この場合は、上述の実施形態の補正量格納ラインメモリ26、27に蓄積した、各絵素列ごとのデータをすべて用いて当該絵素電極に入力される表示信号を補正することで、全画面の他の絵素から影響を受けて発生するクロストークを解消することができる。

[0115] 図10は、上記のクロストーク解消回路の構成を簡略化した他の実施形態を説明するための図で、液晶表示装置の要部をブロック図で示すものである。図10において、

図9と同様の機能を有する部分には、図9と同じ符号を付けてある。本実施形態は、1フレーム遅延フレームメモリを用いることなく、回路規模の容量を低減することができるものである。以下に、本発明による簡略化クロストーク解消回路の実施形態について説明する。

- [0116] 本実施形態による液晶表示装置は、図10に示すように、クロストーク解消回路として、デジタルレベルを電圧値に変換するための電圧値変換LUT23と、1ライン期間の映像信号を遅延させるための1ライン遅延ラインメモリ24と、1フレーム期間分の自列補正量を演算する自列総和回路31と、1フレーム期間分の隣接列補正量を演算する隣接列総和回路32と、1フレーム期間分の自列補正量を格納する自列補正量格納ラインメモリ26と、隣接列補正量を格納するための隣接列補正量格納ラインメモリ27と、補正演算回路28と、補正量を抽出するためのLUT29と、電圧値をデジタルレベルに変換するデジタルレベル変換LUT30とが設けられている。
- [0117] クロストーク解消回路内では、補正量を求める際に電圧値で演算するため、入力された映像信号を電圧値変換LUT23にて電圧値に変換する。電圧値変換LUT23はTFT-LCD6固有の電圧特性を基に作成する。電圧特性はTFT-LCD6固有のものであるため、外部から書き換え可能であることが望ましい。
- [0118] 1ライン遅延のためのラインメモリ24は、当該絵素電極の電圧値と、液晶パネルのソースラインに水平な方向の下方に隣接する絵素電極の電圧値との差分を取るために用いる。入力された当該絵素電極の電圧値を1ライン期間遅延させることで、当該絵素電極のソースラインと水平方向の下方に隣接する絵素電極の電圧値が得られ、当該絵素電極の電圧値との差分を取ることが可能となる。
- [0119] 当該絵素電極の電圧値と、該絵素電極のソースラインと水平方向の下方に隣接する絵素電極の電圧値との差分に、容量結合比 α 、 β をそれぞれ掛け合わせる。この容量結合比 α 、 β は上述の数式1より求められる。容量結合比 α 、 β はTFT-LCD6の固有の値となるため、外部から変更できるようにしておくのが望ましい。
- [0120] 自列総和回路31、及び隣接列総和回路32は、当該絵素電極のソースラインと水平方向に連なるすべての絵素電極の電圧値、及び当該絵素電極のソースラインと垂直方向に隣接する絵素電極と該絵素電極のソースラインと水平方向に連なるすべて

の絵素電極との電圧値を、1フレーム期間分蓄積するために用いる。すなわち、当該絵素電極の電圧値と該絵素電極のソースラインと水平方向の下方に隣接する絵素電極の電圧値との差分に容量結合比 α 、 β をそれぞれ掛け合わせたものを、自列総和回路31、及び隣接列総和回路32に足し込み蓄積していく。

[0121] 自列総和回路31、及び隣接列総和回路32で1フレーム分蓄積された電圧値は、次のフレーム表示開始タイミング(垂直同期信号)に合わせて自列補正量格納ラインメモリ26、及び隣接列補正量格納ラインメモリ27に転送する。

[0122] 自列補正量格納ラインメモリ26、及び隣接列補正量格納ラインメモリ27は、自列総和回路31、及び隣接列総和回路32から転送された電圧値を1フレーム期間保持し、入力表示信号に対応した電圧値を補正演算回路28に転送する。

[0123] 補正演算回路28は、自列補正量格納ラインメモリ26及び隣接列補正量格納ラインメモリ27に保持されている値と、1ライン遅延ラインメモリ24により1ライン期間遅延された当該絵素電極の電圧値とを基に、当該絵素電極に印加される電圧値を補正する。ここでの補正演算には上述の数式3を用いて補正を行う。もしくは、補正LUT29を用いて補正值を抽出し、当該絵素を補正することも可能である。また、補正LUT29の補正值はTFT-LCD6固有のものであるため、外部から書き換え可能であることが望ましい。

[0124] そして、補正演算回路28により補正された電圧値を、デジタルレベル変換LUT30により、デジタルレベルに変換し直し、デジタル映像信号として後段へ出力する。デジタルレベル変換LUT30は、TFT-LCD6固有の電圧特性を基に作成する。電圧特性はTFT-LCD6固有のものであるため、外部から書き換え可能であることが望ましい。

尚、上述したLUT23、29、30はRAMやROMで容易に実現できる。

[0125] 上記構成の簡略化クロストーク解消回路によって補正された信号は、タイミング制御部(TC)3に入力され、タイミング制御部3では外部から印加される垂直及び水平同期信号Sに応じて、表示信号をソースドライバー4に出力するとともに、TFTを走査するための走査信号をゲートドライバー5に出力する。液晶パネルはソースドライバー4とゲートドライバー5により駆動されるので、以上の構成により、ソースラインと水平な

方向に生じるクロストーク、すなわち画面垂直方向に発生するクロストークを補正し、高品位な画像表示を得ることができる。

- [0126] 上記の簡略化クロストーク解消回路によれば、完全なクロストークの補正を行うことができないが、例えばTV(テレビジョン受像機)等に使用の場合であれば、入力画像の高域成分はあらかじめフィルタリングされており、画面内をほぼ一様にとらえても問題はなく、また、フレーム間での画像信号の差異も小さく(フレーム間相関が大きく)、特に人間の視覚特性において色差の感度は小さいため、実用上問題はない。上記の簡略化したクロストーク解消回路はこの点に着目したものであり、回路規模を低減した構成で補正の効果を上げることができる。
- [0127] 上述の実施形態においては、当該絵素電極に表示信号が入力されるまでの過去1フレーム期間中に、当該絵素電極のソースラインに沿って連なる絵素電極に入力される表示信号と、そのソースラインと平行に隣接する隣接ソースラインに沿って連なる絵素電極に入力される表示信号とを用いて、当該絵素電極の表示信号を補正することで、当該絵素電極のソースラインと、隣接ソースラインとから影響を受けて発生する当該絵素電極のクロストークをほぼ正確に解消することができる。
- [0128] ここで、上述の実施形態においては、当該絵素電極のソースラインと、隣接ソースラインと、当該絵素電極との間に容量結合が存在する場合に発生するクロストークを解消するものについて説明したが、例えば、隣接ソースラインとの間に容量結合が存在しない場合は、当該絵素電極のソースラインに沿って連なる絵素電極に入力される表示信号と、当該絵素電極に入力される表示信号とのみを用いて、当該絵素電極の表示信号を補正することで、当該絵素電極のソースラインから影響を受けて発生する当該絵素電極のクロストークをほぼ正確に解消することができる。
- [0129] さらに、当該絵素電極に表示信号が入力されてから、次回再び入力されるまでの未来1フレーム期間中に、電極配線等の要因から、画面全体の絵素電極に入力される表示信号から影響を受ける場合がある。この場合は、上述の実施形態の補正量格納ラインメモリ26、27に蓄積した、各絵素列ごとのデータをすべて用いて当該絵素電極に入力される表示信号を補正することで、全画面の他の絵素から影響を受けて発生する当該絵素電極のクロストークをほぼ正確に解消することができる。

- [0130] さらに、上述した本発明の実施形態に係るLUT2、補正LUT29を作成する際の光学測定方法について説明する。各原色における所定レベル m の絵素表示信号による白、赤、緑、青の表示輝度をそれぞれ W_m , R_m , G_m , B_m とした時、 $W_m = R_m + G_m + B_m$ となることが理想とされる。しかし、上述のクロストークが発生しているため、 $W_m = R_m + G_m + B_m$ とならない。また、赤、緑絵素におけるそれぞれの所定レベル m , n の絵素表示信号による表示輝度を $R_m G_n$ とした時も同様に、 $R_m G_n = R_m + G_n$ とならない。
- [0131] LUTを作成するための光学測定には、RGB中の2色を用いて行う。例えば、隣接する絵素、赤、緑を同時に点灯し、それぞれの所定レベル m , n を変化させた時の表示輝度の光学測定を基に補正值を決定する。赤、緑絵素の所定レベルに対する補正值を H_r , H_g とした時、 $R(m + H_r)G(n + H_g) = R_m + G_n$ を満たすような補正值 H_r , H_g を抽出する。同様に、緑、青の絵素間、青、赤の絵素間においても同様に光学測定を行う。
- [0132] 上述したとおり、クロストークは電氣的なクロストークと光学的なクロストークが存在する。電氣的なクロストークは隣接する絵素間において、バス電極と絵素電極間の寄生容量が存在するため、垂直及び水平方向に発生する。また、光学的なクロストークはカラーフィルタとバックライトの分光波長特性の差異に起因する光漏れのため、水平、垂直及び斜め方向に発生する。そこで、本発明のクロストーク解消回路は、上述の光学測定結果によりカラーフィルタの光漏れ等を加味したLUTを作成することで、電氣的なクロストークのみならず、光学的なクロストークをも解消することができる。従って、本発明のクロストーク解消回路は、画面の垂直、水平及び斜め方向に生じる全てのクロストークを解消することが可能となる。
- [0133] 尚、これまでの説明において、当該絵素電極のソースラインと水平方向に連なる他の絵素電極とは、当該絵素電極と接続されているソースラインに沿って配設されている絵素電極のことである。また、当該絵素電極のソースラインと垂直方向に隣接する絵素電極とは、当該絵素電極と接続されているゲートラインに沿って配設されている絵素電極のことである。
- [0134] さらに、これまでの説明において、本発明は当該絵素電極の表示輝度が略一定と

なるような補正を行うものであることを詳述しているが、ここでの略一定とは、人間の視覚には、色の許容差が存在することは本願の出願時によく知られた事項であり、観測者にとって十分本来の色に見える程度、範囲を示す。例えば、図11は色差 ΔE のレベル分けと一般的な視覚の程度を示したものであり、図中の印象レベルでは同じ色として扱える範囲、すなわち色差が6.5以下となるレベルが略一定に相当するものである。

請求の範囲

- [1] 液晶パネルが具備する複数の各絵素電極に入力される表示信号を補正することにより、該液晶パネルを用いた液晶表示装置のクロストークを解消するようにしたクロストーク解消回路において、
- 該クロストーク解消回路は、表示対象の画像の表示信号を入力し、該表示信号を補正するための補正信号を出力するLUTを有し、該LUTから出力された補正信号を用いて前記各絵素電極に入力される表示信号を補正することを特徴とするクロストーク解消回路。
- [2] 請求項1に記載のクロストーク解消回路において、
- 補正対象の絵素の表示信号と、該補正対象の絵素に影響を与えてクロストークを生じさせる隣接絵素の表示信号とを用いて、前記LUTから補正值データを取得し、該取得した補正值データを補正信号として出力することを特徴とするクロストーク解消回路。
- [3] 請求項2に記載のクロストーク解消回路において、
- 前記隣接絵素は、前記補正対象の絵素の液晶を駆動するための絵素電極が容量結合を有する他の一つの絵素であることを特徴とするクロストーク解消回路。
- [4] 請求項3に記載のクロストーク解消回路において、
- 前記LUTをRGBの各原色毎に設け、該各色のLUTの補正值を個別に設定可能としたことを特徴とするクロストーク解消回路。
- [5] 請求項2ないし4のいずれか1に記載のクロストーク解消回路において、
- 前記LUTに補正值データを設定する信号レベルの間隔は、各絵素電極に入力される表示信号の信号レベルが取りうるレベル幅に対して、所定のレベル幅刻みで粗く設定されることを特徴とするクロストーク解消回路。
- [6] 請求項5に記載のクロストーク解消回路において、
- 前記補正值データを設定した信号レベル間の信号レベルに対応する補正值データを前記LUTから抽出する場合、前記信号レベル間を直線補間することにより、目的とする補正值データを抽出することを特徴とするクロストーク解消回路。
- [7] 請求項6に記載のクロストーク解消回路において、

前記LUTは、補正対象絵素の信号レベルと隣接絵素の信号レベルとを用いて抽出する補正值データが0となる領域が省略して作成され、前記補正值データが0となる信号レベルとその信号レベルに隣接して設定された信号レベルとの間で前記直線補間を行う場合、該隣接して設定された信号レベルの補正值データと、予め定めた固定補正值データ0との間で直線補間を行うことにより、前記目的とする補正值データを抽出することを特徴とするクロストーク解消回路。

- [8] 請求項5ないし7のいずれか1に記載のクロストーク解消回路において、
前記LUTに補正值データを設定する信号レベルの間隔は、前記隣接絵素の信号レベルに比して、前記補正対象の絵素の信号レベルが細かい間隔で設定されることを特徴とするクロストーク解消回路。
- [9] 請求項2ないし8のいずれか1に記載のクロストーク解消回路において、
前記補正対象絵素に隣接する隣接絵素の表示信号を補正するための隣接絵素補正用LUTを更に有し、
該隣接絵素補正用LUTは、前記隣接絵素に更に隣接して該隣接絵素に影響を与えてクロストークを生じさせる隣々接絵素の表示信号と、前記隣接絵素の表示信号とを用いて、該隣接絵素の補正值データを抽出して隣接絵素補正信号として出力し、
前記補正対象絵素を補正するための前記LUTは、前記隣接絵素補正用LUTから出力された信号を用いて補正した隣接絵素の表示信号と、前記補正対象絵素の表示信号とを入力し、該補正対象絵素の補正データを抽出することを特徴とするクロストーク解消回路。
- [10] 請求項9に記載のクロストーク解消回路において、
前記隣接絵素補正用LUTに補正值データを設定する信号レベルの間隔は、前記補正対象絵素補正用のLUTに補正值データを設定する信号レベルの間隔に比して、粗く設定されることを特徴とするクロストーク解消回路。
- [11] 請求項1ないし10のいずれか1に記載のクロストーク解消回路を具備することを特徴とする液晶表示装置。
- [12] 複数の絵素電極がマトリクス状に形成されたアクティブマトリクス型液晶パネルを用いて、該絵素電極に電圧を印加し、この電荷を1フレーム期間保持することにより、

カラー画像を表示する液晶表示装置であって、

各絵素電極へ入力される表示信号を補正する補正手段を備え、

該補正手段は、当該絵素電極に表示信号が入力されてから、次回再び入力されるまでの未来の1フレーム期間中に、他の絵素電極に入力される表示信号に関わらず、当該絵素電極の表示輝度が略一定となるように、当該絵素電極に入力されるべき表示信号を補正することを特徴とする液晶表示装置。

[13] 請求項12に記載の液晶表示装置において、

前記補正手段は、当該絵素電極に表示信号が入力されるべきタイミングから、次回再び入力されるべきタイミングまでの未来の1フレーム期間中に、他の絵素電極に入力されるべき表示信号と、当該絵素電極に入力されるべき表示信号とを用いて、当該絵素電極へ入力されるべき表示信号に対する補正信号を生成することを特徴とする液晶表示装置。

[14] 複数の絵素電極がマトリクス状に形成されたアクティブマトリクス型液晶パネルを用いて、該絵素電極に電圧を印加し、この電荷を1フレーム期間保持することにより、カラー画像を表示する液晶表示装置であって、

各絵素電極へ入力される表示信号を補正する補正手段を備え、

該補正手段は、当該絵素電極に表示信号が入力されるまでの過去の1フレーム期間中に、他の絵素電極に入力される表示信号に関わらず、当該絵素電極の表示輝度が略一定となるように、当該絵素電極に入力されるべき表示信号を補正することを特徴とする液晶表示装置。

[15] 請求項14に記載の液晶表示装置において、

前記補正手段は、当該絵素電極に表示信号が入力されるべきタイミングまでの過去の1フレーム期間中に、他の絵素電極に入力された表示信号と、当該絵素電極に入力されるべき表示信号とを用いて、前記当該絵素電極へ入力されるべき表示信号に対する補正信号を生成することを特徴とする液晶表示装置。

[16] 複数の絵素電極がマトリクス状に形成されたアクティブマトリクス型液晶パネルを用いて、該絵素電極に電圧を印加し、この電荷を1フレーム期間保持することにより、カラー画像を表示する液晶表示装置であって、

各絵素電極へ入力される表示信号を補正する補正手段を備え、
該補正手段は、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力される表示信号に関わらず、当該絵素電極の表示輝度が略一定となるように、当該絵素電極に入力されるべき表示信号をあらかじめ補正することを特徴とする液晶表示装置。

- [17] 請求項16に記載の液晶表示装置において、
前記補正手段は、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力されるべき表示信号と、前記当該絵素電極に入力されるべき表示信号とを用いて、前記当該絵素電極へ入力されるべき表示信号に対する補正信号を生成することを特徴とする液晶表示装置。
- [18] 請求項16に記載の液晶表示装置において、
前記補正手段は、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力されるべき表示信号と、当該絵素電極のソースラインと垂直方向に隣接する隣接絵素電極のソースラインに沿って連なる他の絵素電極に入力されるべき表示信号と、前記当該絵素電極に入力されるべき表示信号とを用いて、前記当該絵素電極へ入力されるべき表示信号に対する補正信号を生成することを特徴とする液晶表示装置。
- [19] 請求項12に記載の液晶表示装置において、
前記補正手段は、当該絵素電極に表示信号が入力されるべきタイミングから、次回再び入力されるべきタイミングまでの未来の1フレーム期間中に、前記当該絵素電極のソースラインに沿って連なる他の絵素電極に入力されるべき表示信号と、前記当該絵素電極に入力されるべき表示信号とを用いて、前記当該絵素電極へ入力されるべき表示信号に対する補正信号を生成することを特徴とする液晶表示装置。
- [20] 請求項14に記載の液晶表示装置において、
前記補正手段は、当該絵素電極に表示信号が入力されるべきタイミングまでの過去の1フレーム期間中に、前記当該絵素電極のソースラインに沿って連なる他の絵素電極に入力された表示信号と、前記当該絵素電極に入力されるべき表示信号とを用いて、前記当該絵素電極へ入力されるべき表示信号に対する補正信号を生成す

ることを特徴とする液晶表示装置。

- [21] 複数の絵素電極がマトリックス状に形成されたアクティブマトリックス型液晶パネルを用いて、該絵素電極に電圧を印加し、この電荷を1フレーム期間保持することにより、カラー画像を表示する液晶表示装置のクロストーク解消回路であって、
- 各絵素電極へ入力される表示信号を補正する補正手段を備え、
- 該補正手段は、当該絵素電極に表示信号が入力されてから、次回再び入力されるまでの未来の1フレーム期間中に、他の絵素電極に入力される表示信号に関わらず、当該絵素電極の表示輝度が略一定となるように、前記当該絵素電極に入力されるべき表示信号を補正することを特徴とするクロストーク解消回路。
- [22] 複数の絵素電極がマトリックス状に形成されたアクティブマトリックス型液晶パネルを用いて、該絵素電極に電圧を印加し、この電荷を1フレーム期間保持することにより、カラー画像を表示する液晶表示装置のクロストーク解消回路であって、
- 各絵素電極へ入力される表示信号を補正する補正手段を備え、
- 該補正手段は、当該絵素電極に表示信号が入力されるまでの過去の1フレーム期間中に、他の絵素電極に入力された表示信号に関わらず、当該絵素電極の表示輝度が略一定となるように、前記当該絵素電極に入力されるべき表示信号を補正することを特徴とするクロストーク解消回路。
- [23] 複数の絵素電極がマトリックス状に形成されたアクティブマトリックス型液晶パネルを用いて、該絵素電極に電圧を印加し、この電荷を1フレーム期間保持することにより、カラー画像を表示する液晶表示装置のクロストーク解消回路であって、
- 各絵素電極へ入力される表示信号を補正する補正手段を備え、
- 該補正手段は、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力される表示信号に関わらず、当該絵素電極の表示輝度が略一定となるように、当該絵素電極に入力されるべき表示信号を補正することを特徴とするクロストーク解消回路。
- [24] 複数の絵素電極がマトリックス状に形成されたアクティブマトリックス型液晶パネルを用いて、該絵素電極に電圧を印加し、この電荷を1フレーム期間保持することにより、カラー画像を表示する液晶表示装置の表示制御方法であって、

各絵素電極へ入力される表示信号を補正する補正ステップを有し、

該補正ステップは、当該絵素電極に表示信号が入力されてから、次回再び入力されるまでの未来の1フレーム期間中に、他の絵素電極に入力される表示信号に関わらず、当該絵素電極の表示輝度が略一定となるように、当該絵素電極に入力されるべき表示信号を補正することを特徴とする表示制御方法。

[25] 請求項24に記載の表示制御方法において、

前記補正ステップは、当該絵素電極に表示信号が入力されるべきタイミングから、次回再び入力されるべきタイミングまでの未来の1フレーム期間中に、他の絵素電極に入力されるべき表示信号と、前記当該絵素電極に入力されるべき表示信号とから、前記当該絵素電極へ入力されるべき表示信号に対する補正信号を生成することを特徴とする表示制御方法。

[26] 複数の絵素電極がマトリックス状に形成されたアクティブマトリックス型液晶パネルを用いて、該絵素電極に電圧を印加し、この電荷を1フレーム期間保持することにより、カラー画像を表示する液晶表示装置の表示制御方法であって、

各絵素電極へ入力される表示信号を補正する補正ステップを有し、

該補正ステップは、当該絵素電極に表示信号が入力されるまでの過去の1フレーム期間中に、他の絵素電極に入力された表示信号に関わらず、当該絵素電極の表示輝度が略一定となるように、当該絵素電極に入力されるべき表示信号を補正することを特徴とする表示制御方法。

[27] 請求項26に記載の表示制御方法において、

前記補正ステップは、当該絵素電極に表示信号が入力されるべきタイミングまでの過去の1フレーム期間中に、他の絵素電極に入力されるべき表示信号と、前記当該絵素電極に入力されるべき表示信号とから、前記当該絵素電極へ入力されるべき表示信号に対する補正信号を生成することを特徴とする表示制御方法。

[28] 複数の絵素電極がマトリックス状に形成されたアクティブマトリックス型液晶パネルを用いて、該絵素電極に電圧を印加し、この電荷を1フレーム期間保持することにより、カラー画像を表示する液晶表示装置の表示制御方法であって、

各絵素電極へ入力される表示信号を補正する補正ステップを有し、

該補正ステップは、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力される表示信号に関わらず、当該絵素電極の表示輝度が略一定となるように、当該絵素電極に入力されるべき表示信号を補正することを特徴とする表示制御方法。

[29] 請求項28に記載の表示制御方法において、

前記補正ステップは、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力されるべき表示信号と、前記当該絵素電極に入力されるべき表示信号とから、前記当該絵素電極へ入力されるべき表示信号に対する補正信号を生成することを特徴とする表示制御方法。

[30] 請求項28に記載の表示制御方法において、

前記補正ステップは、当該絵素電極のソースラインに沿って連なる他の絵素電極に入力されるべき表示信号と、前記当該絵素電極のソースラインと垂直方向に隣接する隣接絵素電極のソースラインに沿って連なる絵素電極に入力されるべき表示信号と、前記当該絵素電極に入力されるべき表示信号とから、前記当該絵素電極へ入力されるべき表示信号に対する補正信号を生成することを特徴とする表示制御方法。

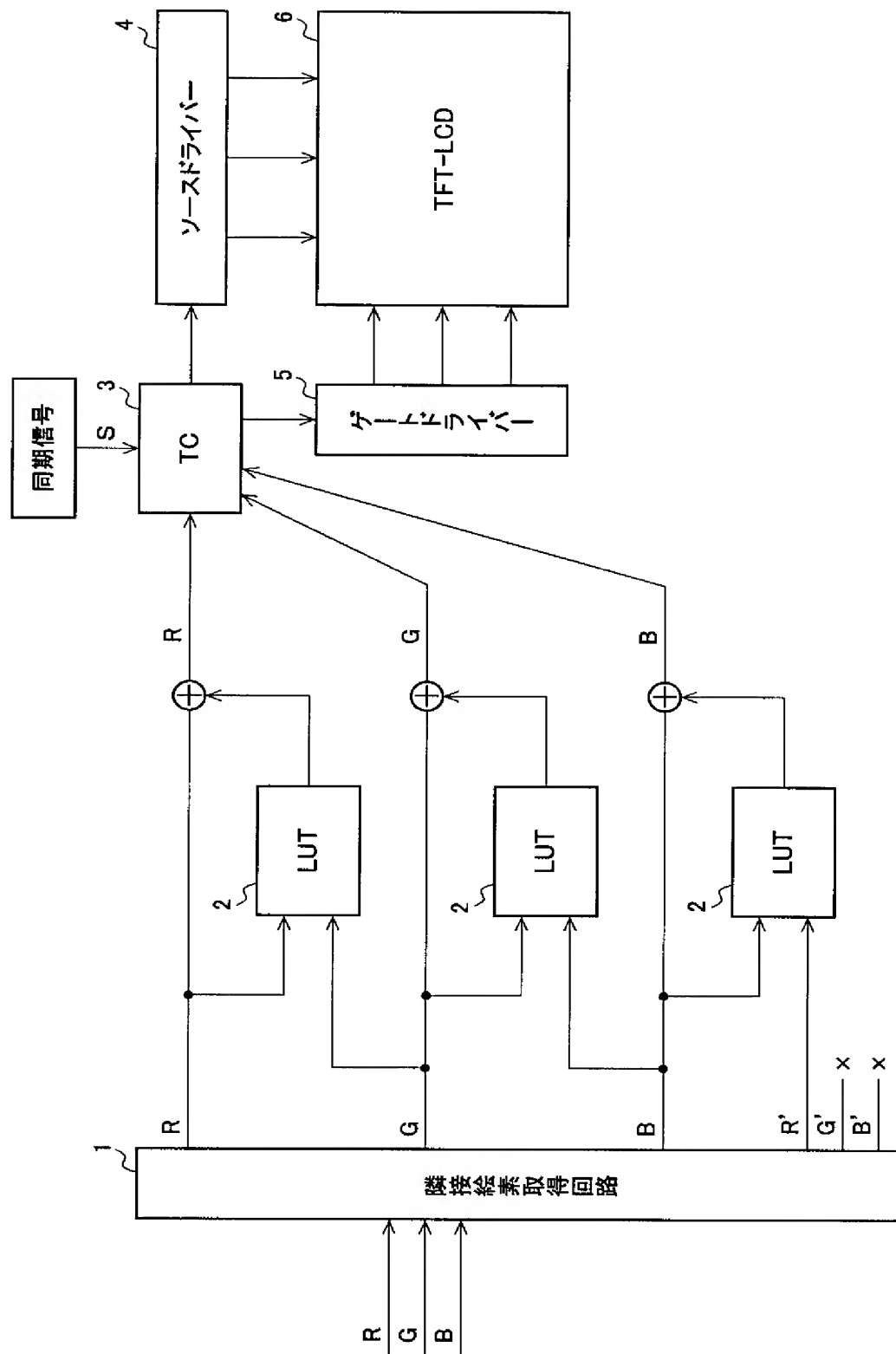
[31] 請求項24に記載の表示制御方法において、

前記補正ステップは、当該絵素電極に表示信号が入力されるべきタイミングから、次回再び入力されるべきタイミングまでの未来の1フレーム期間中に、前記当該絵素電極のソースラインに沿って連なる絵素電極に入力されるべき表示信号と、前記当該絵素電極に入力されるべき表示信号とから、前記当該絵素電極へ入力されるべき表示信号に対する補正信号を生成することを特徴とする表示制御方法。

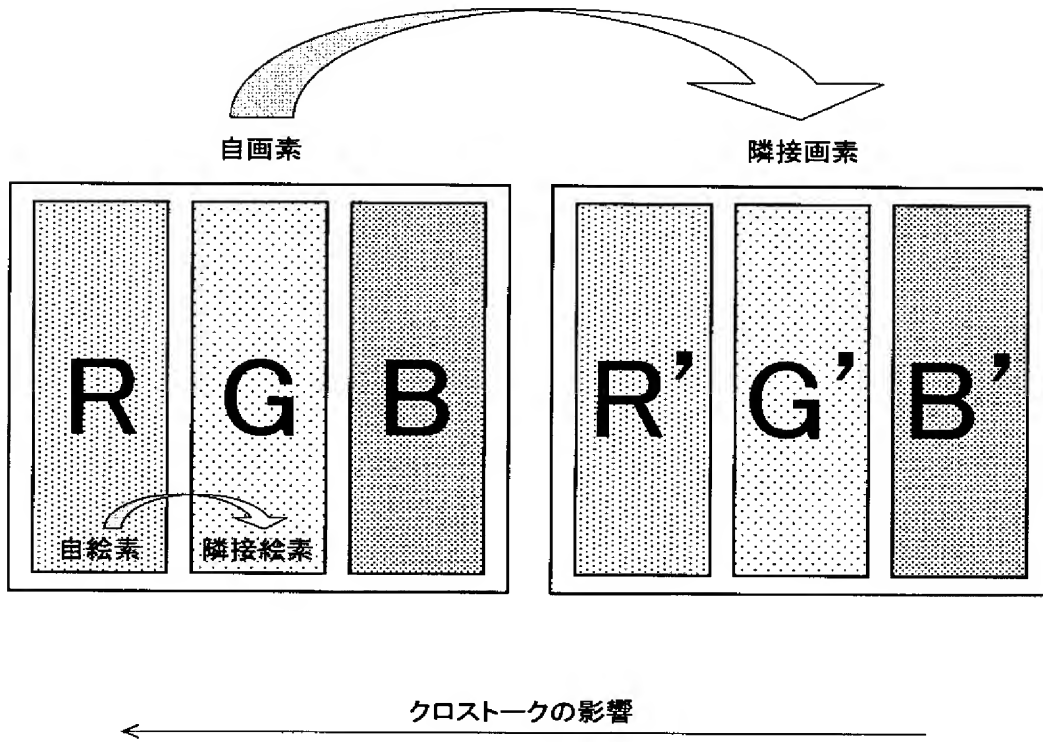
[32] 請求項26に記載の表示制御方法において、

前記補正ステップは、当該絵素電極に表示信号が入力されるべきタイミングまでの過去の1フレーム期間中に、前記当該絵素電極のソースラインに沿って連なる絵素電極に入力された表示信号と、前記当該絵素電極に入力されるべき表示信号とから、前記当該絵素電極へ入力されるべき表示信号に対する補正信号を生成することを特徴とする表示制御方法。

[図1]



[図2]



[図3]

		隣接絵素レベル							
		0	1	2	3	4	...	254	255
自絵素レベル	0	0	0	0	0	0		0	0
	1	0	0	0	0	-1		-2	-2
	2	0	0	0	-1	-1		-2	-2
	3	0	0	-1	-1	-1		-3	-3
	4	0	-1	-1	-2	-2		-4	-4
		
	254	0	-1	-1	-2	-3		-8	-9
	255	0	0	-1	-1	-2		-7	-8

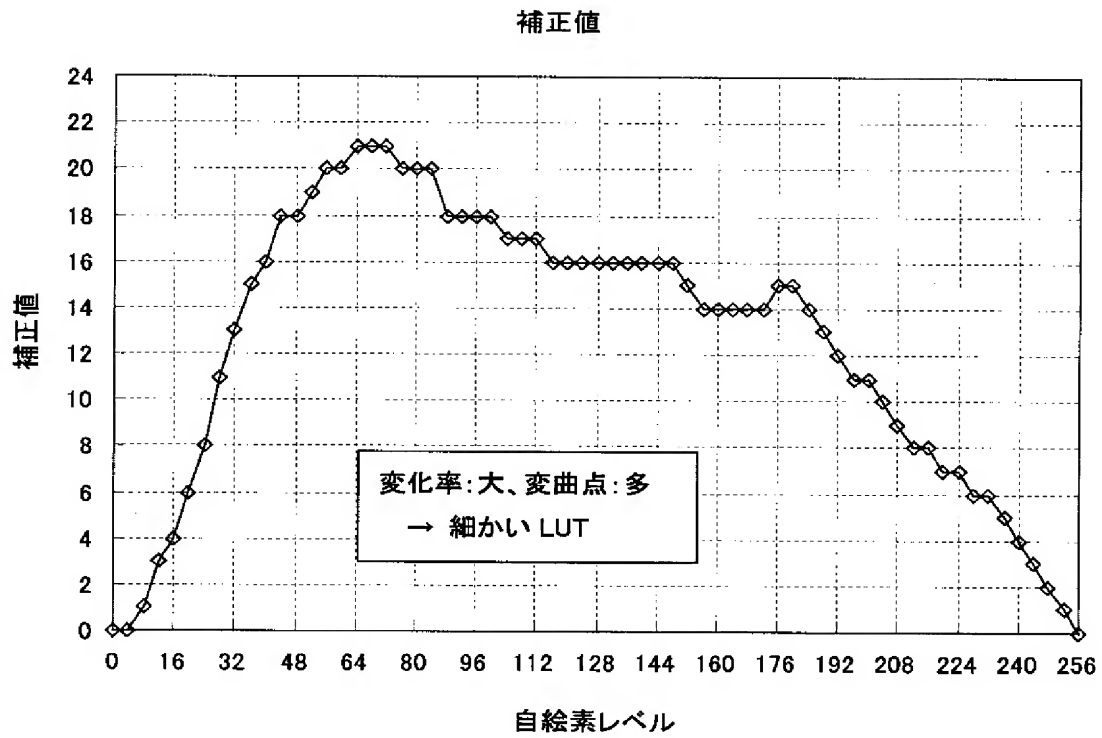
[図4]

		隣接絵素レベル						
		0	8	16	24		248	256
自絵素レベル	0	0	0	0	0		0	0
	4	0	4	6	8		18	20
	8	0	5	7	9		20	22
	12	0	6	8	10	~ A	22	24
	16	0	7	9	11		24	26
		
	248							
	252	0	0	1	1		4	4
	256	0	0	0	0		1	1

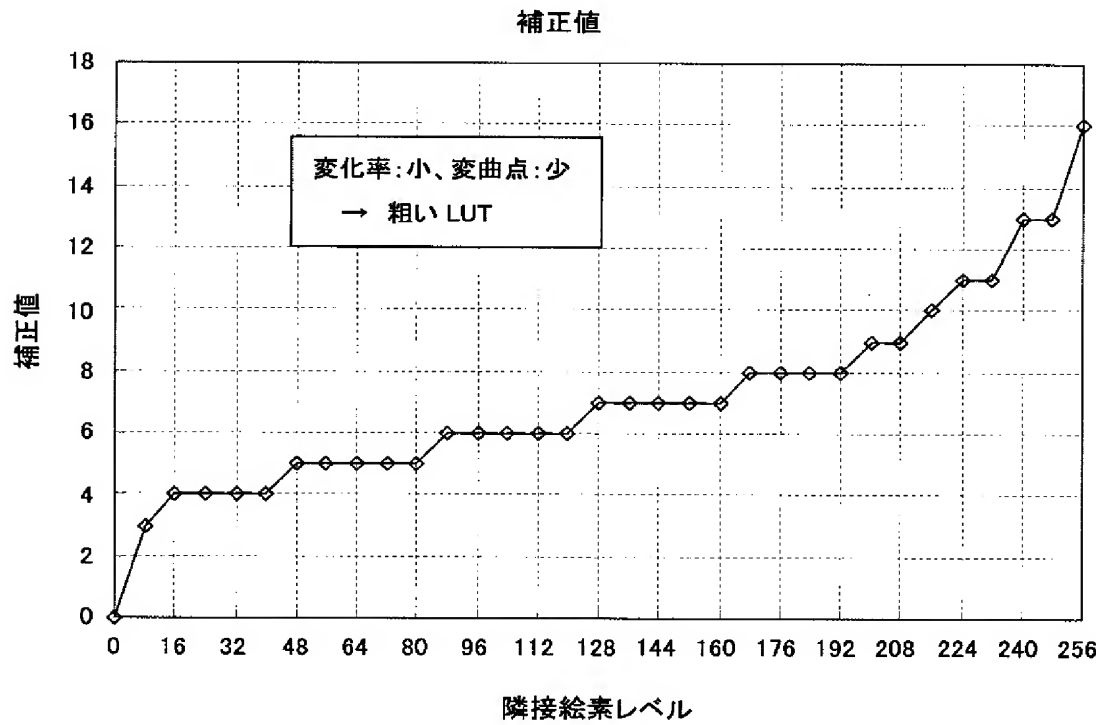
↑
B₁

← B₂

[図5]

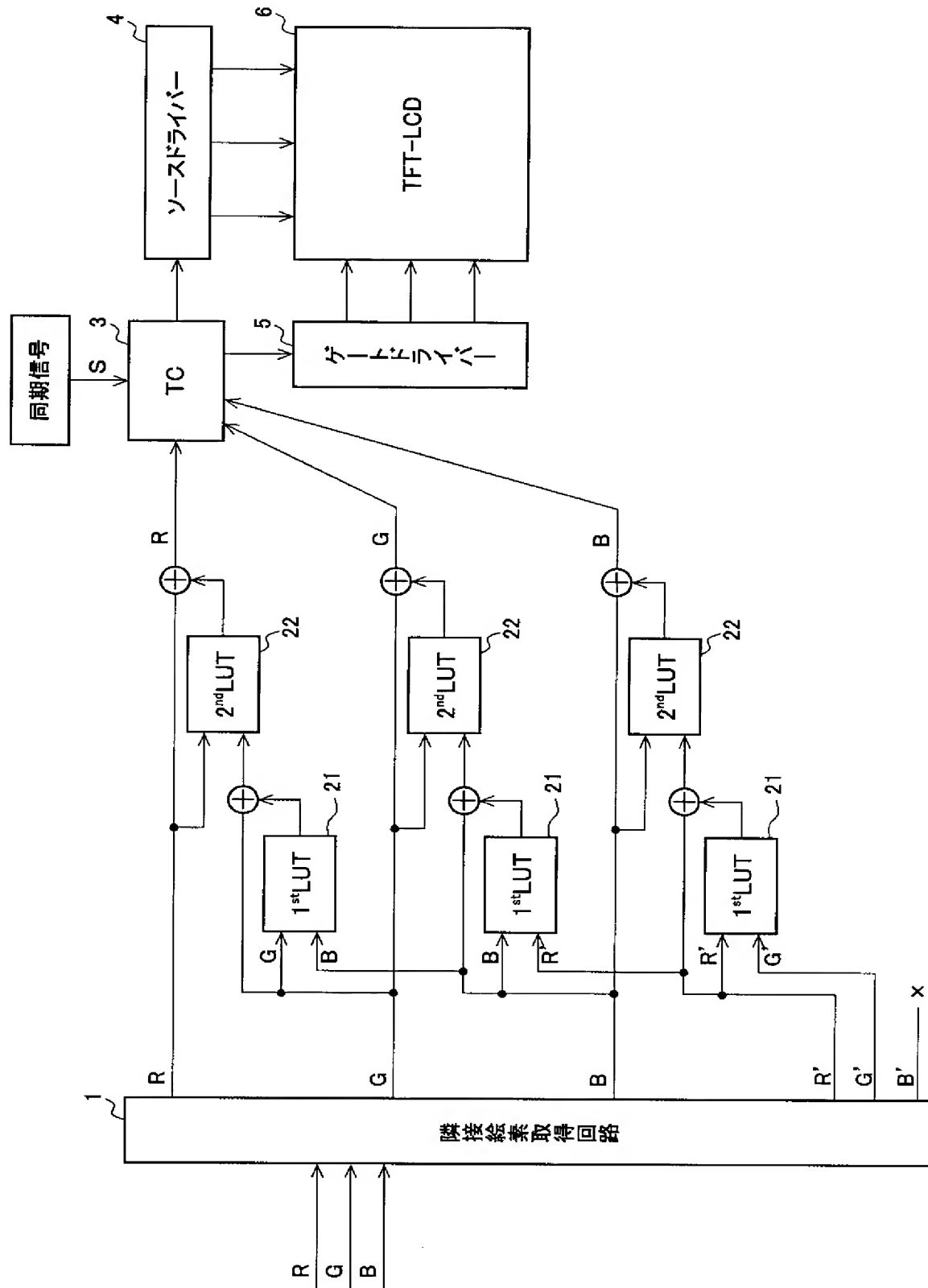


[図6]

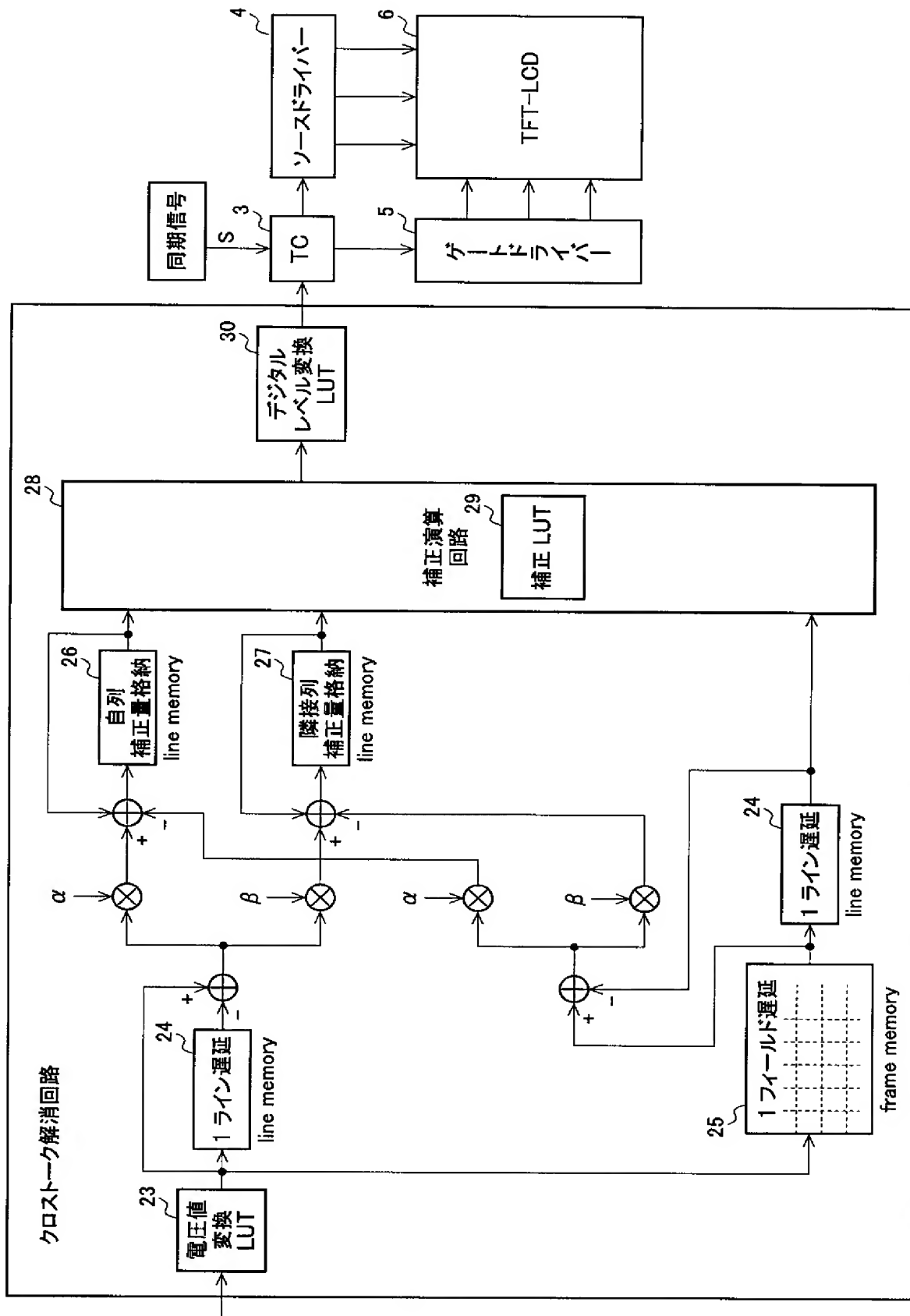


		隣接絵素レベル												
		0	...	40	48	56	64	72	80	88	...	240	248	256
自絵素レベル	0	0	...	0	0	0	0	0	0	0	...	0	0	0
			
	48	0		-6	-6	-6	-7	-7	-7	-7		-15	-16	-16
	52	0		-6	-6	-7	-7	-7	-7		-16	-17	-18	
	56	0		-7	-7	-7	-7	-7	-8		-16	-18	-19	
	60	0		-7	-7	-7	-7	-8	-8		-17	-18	-20	
	64	0		-7	-7	-8	-8	-8	-9		-17	-19	-21	
	68	0		-7	-7	-7	-8	-8	-9		-17	-19	-21	
	72	0		-6	-7	-7	-7	-7	-8		-17	-19	-21	
	76	0		-6	-6	-6	-6	-6	-7		-17	-19	-20	
.				

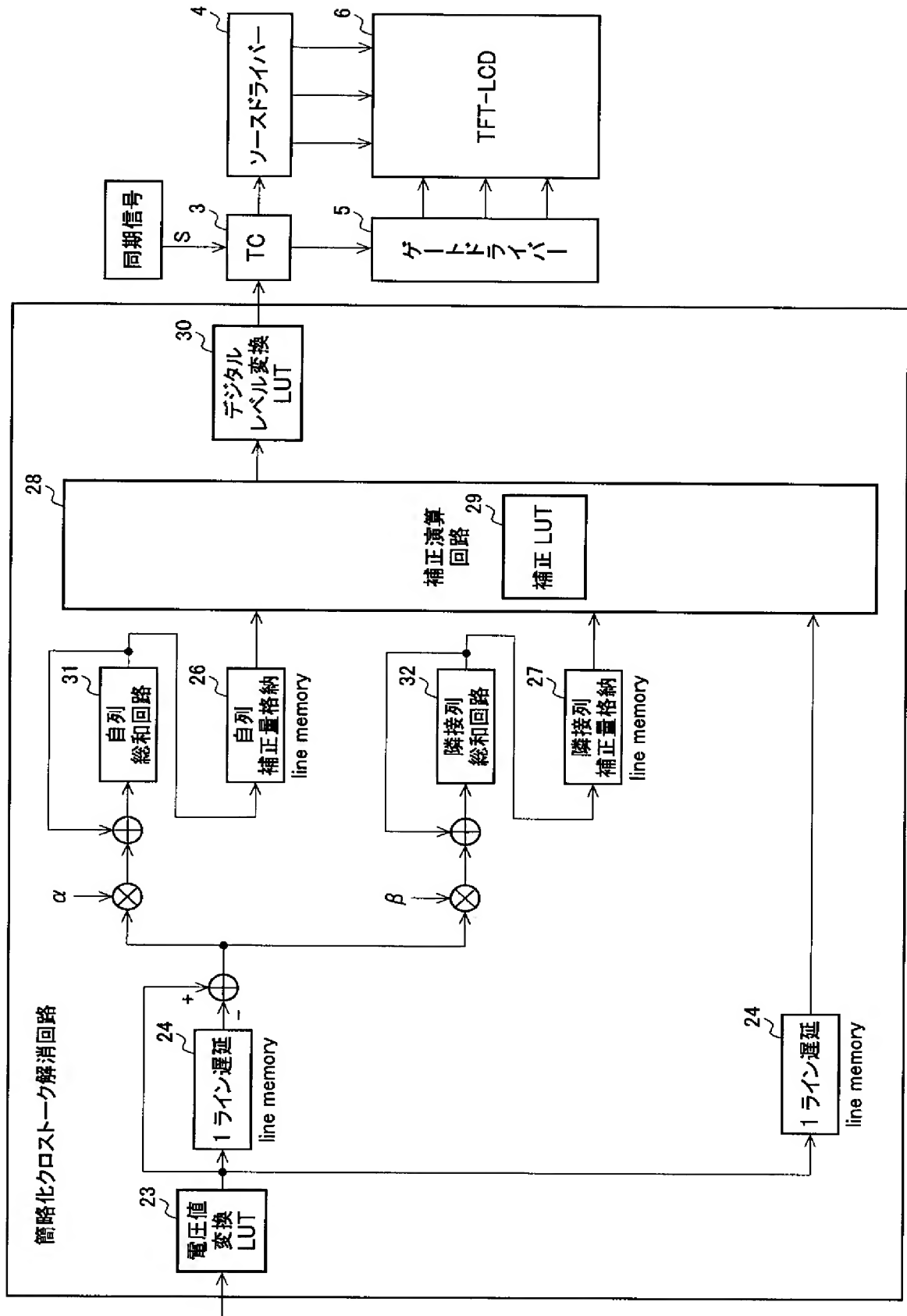
図8



[図9]



[図10]



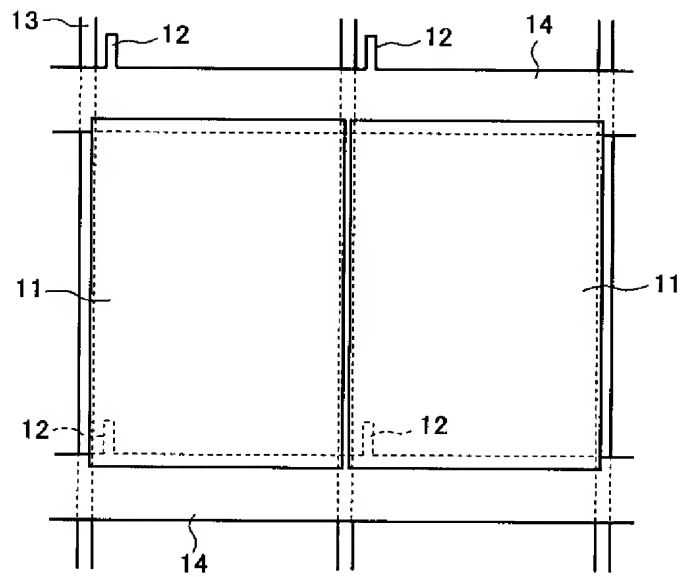
[図11]

色差(ΔE)のレベル分け

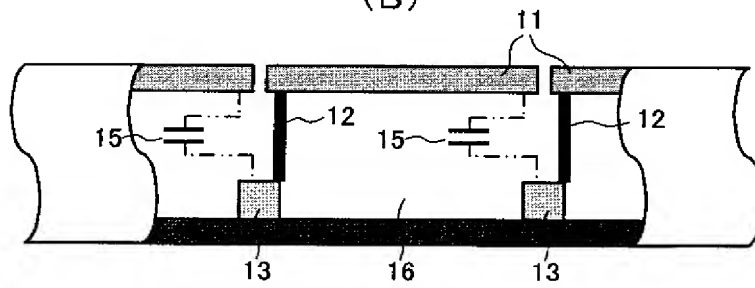
色差(ΔE)	色差の程度
~0.8	目視判定の再現性から見て厳格な色差規格を設定できる限界
0.8~1.6	隣接比較色差が感じられるレベル
1.6~3.2	離間比較では殆ど気づかない
3.2~6.5	印象レベルでは同じ色として扱える範囲
6.5~13	マンセル色票間の色差に相当
13~	系統色で区別がつく程度の色の差

[図12]

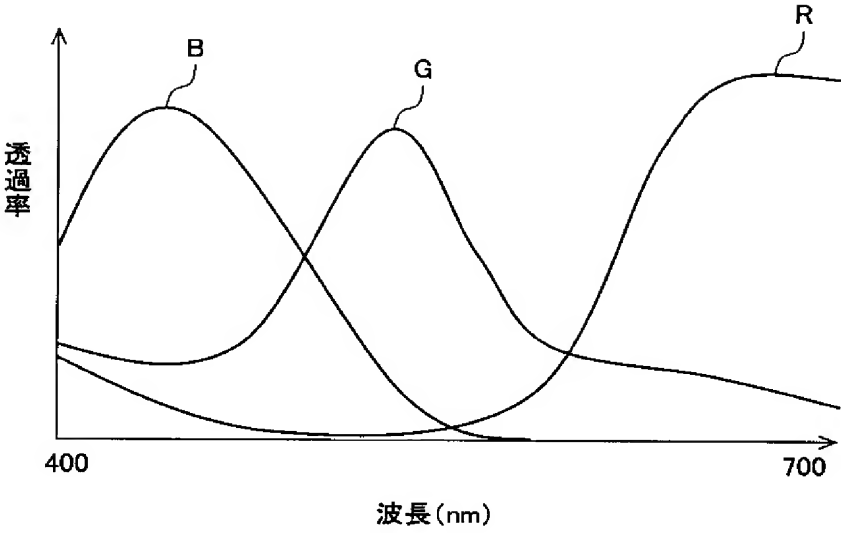
(A)



(B)



[図13]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/008432

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl.⁷ G09G3/36, G02F1/133, G09G3/20

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.⁷ G09G3/36, G02F1/133, G09G3/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2002-41000 A (Sharp Corp.), 08 February, 2002 (08.02.02), Full text; all drawings (Family: none)	1-6, 8, 11
X	JP 9-508222 A (Philips Electronics N.V.), 19 August, 1997 (19.08.97), Page 10, lines 2 to 26 & US 5798740 A1 & EP 741898 A & WO 1996/016393 A1	12-17, 19-29, 31-32
X	JP 2-187788 A (Matsushita Electric Industrial Co., Ltd.), 23 July, 1990 (23.07.90), Full text; all drawings (Family: none)	12-13, 16-17, 19, 21, 23-25, 28-29, 31



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

03 August, 2005 (03.08.05)

Date of mailing of the international search report

23 August, 2005 (23.08.05)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/008432

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2002-229530 A (Seiko Epson Corp.), 16 August, 2002 (16.08.02), Full text; all drawings & US 2002/0067324 A1	14-15, 20, 22-23, 26-29, 32
A	JP 8-321964 A (Fuji Photo Film Co., Ltd.), 03 December, 1996 (03.12.96), Full text; all drawings & US 5726910 A1	1-11
A	JP 2001-13482 A (Sharp Corp.), 19 January, 2001 (19.01.01), Full text; all drawings & US 6489938 B1	1-11
A	JP 11-202298 A (Minolta Co., Ltd.), 30 July, 1999 (30.07.99), Full text; all drawings (Family: none)	12-13, 16-17, 19, 21, 23-25, 28-29, 31
A	JP 4-68391 A (Sharp Corp.), 04 March, 1992 (04.03.92), Full text; all drawings (Family: none)	14-15, 20, 22-23, 26-29, 32

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl.⁷ G09G3/36, G02F1/133, G09G3/20

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl.⁷ G09G3/36, G02F1/133, G09G3/20

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P 2002-41000 A (シャープ株式会社), 2002. 02. 08, 全文全図 (ファミリーなし)	1-6, 8, 11
X	J P 9-508222 A (フィリップス エレクトロニクス ネムローゼ フェンノートシャップ), 1997. 08. 19, 第1 0頁第2~26行 & US 5798740 A1 & EP 741898 A & WO 1996/016393 A1	12-17, 19-29, 31-32

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的な技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

03. 08. 2005

国際調査報告の発送日

23. 8. 2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

濱本 禎広

電話番号 03-3581-1101 内線 3226

2G

9509

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P 2-187788 A (松下電器産業株式会社), 1990. 07. 23, 全文全図 (ファミリーなし)	12-13, 16-17, 19, 21, 23-25, 28-29, 31
X	J P 2002-229530 A (セイコーエプソン株式会社), 2002. 08. 16, 全文全図 & US 2002/0067324 A1	14-15, 20, 22- 23, 26-29, 32
A	J P 8-321964 A (富士写真フイルム株式会社), 199 6. 12. 03, 全文全図 & US 5726910 A1	1-11
A	J P 2001-13482 A (シャープ株式会社), 2001. 01. 19, 全文全図 & US 6489938 B1	1-11
A	J P 11-202298 A (ミノルタ株式会社), 1999. 0 7. 30, 全文全図 (ファミリーなし)	12-13, 16-17, 19, 21, 23-25, 28-29, 31
A	J P 4-68391 A (シャープ株式会社), 1992. 03. 04, 全文全図 (ファミリーなし)	14-15, 20, 22- 23, 26-29, 32